(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 111402745 A
(43)申请公布日 2020.07.10

(21)申请号 201911293086.0

(22)申请日 2019.12.16

(30)优先权数据
10-2018-0173389 2018.12.31 KR

(71)申请人 乐金显示有限公司
地址 韩国首尔

(72)发明人 孙眩镐

(74)专利代理机构 北京集佳知识产权代理有限公司 11227
代理人 王萍 李彦丽

(51)Int.Cl.
G09F 9/33(2006.01)
G09G 3/32(2016.01)

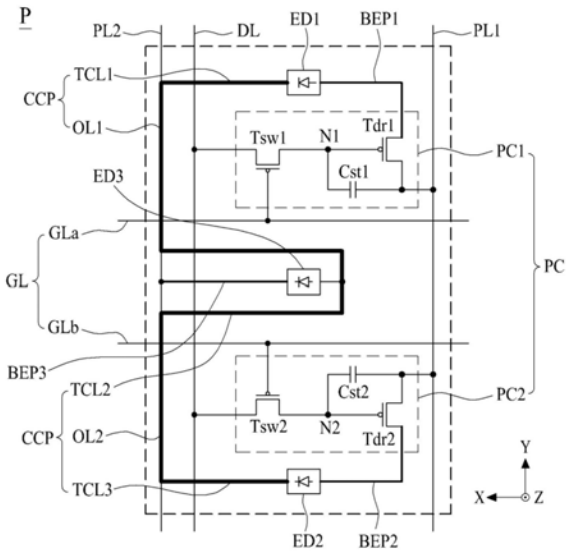
权利要求书3页 说明书19页 附图9页

(54)发明名称

发光二极管显示装置

(57)摘要

本公开涉及一种发光二极管显示装置。发光二极管显示装置包括设置在基板上并且被配置成显示图像的像素。该像素包括:第一发光部,其被配置成与沿第一方向设置的第一栅极线、沿垂直于第一方向的第二方向设置的数据线和平行于数据线的第一驱动电力线连接;第二发光部,其被配置成与平行于第一栅极线的第二栅极线、数据线和第一驱动电力线连接;公共连接图案,其被配置成与第一发光部和第二发光部共同连接;以及第三发光部,其被配置成连接在第二驱动电力线与公共连接图案之间。公共连接图案中的一些被配置成与第二驱动电力线交叠。



CN 111402745 A

1.一种发光二极管显示装置,包括:

设置在基板上并且被配置成显示图像的像素,

其中,所述像素包括:

第一发光部,其被配置成连接至沿第一方向设置的第一栅极线、沿垂直于所述第一方向的第二方向设置的数据线和平行于所述数据线的第一驱动电力线;

第二发光部,其被配置成连接至所述数据线、所述第一驱动电力线和平行于所述第一栅极线的第二栅极线;

公共连接图案,其被配置成共同连接所述第一发光部和所述第二发光部;以及

第三发光部,其被配置成连接在第二驱动电力线与所述公共连接图案之间,其中,所述公共连接图案的至少一部分被配置成在平面视图中与所述第二驱动电力线交叠。

2.根据权利要求1所述的发光二极管显示装置,其中,所述第三发光部设置在所述第一发光部与所述第二发光部之间。

3.根据权利要求1所述的发光二极管显示装置,其中,所述第一发光部包括:

第一像素电路,其被配置成连接至所述第一栅极线、所述数据线和所述第一驱动电力线;以及

第一发光器件,其包括连接至所述第一像素电路的第一端子和连接至所述公共连接图案的第二端子。

4.根据权利要求3所述的发光二极管显示装置,其中,所述第二发光部包括:

第二像素电路,其被配置成连接至所述第二栅极线、所述数据线和所述第一驱动电力线;以及

第二发光器件,其包括连接至所述第二像素电路的第一端子和连接至所述公共连接图案的第二端子。

5.根据权利要求4所述的发光二极管显示装置,其中,所述第三发光部包括:

第三发光器件,其包括连接至所述公共连接图案的第一端子和连接至所述第二驱动电力线的第二端子。

6.根据权利要求5所述的发光二极管显示装置,其中,所述像素还包括:

第一桥电极图案,其被配置成将所述第一像素电路与所述第一发光器件的第一端子连接;

第二桥电极图案,其被配置成将所述第二像素电路与所述第二发光器件的第一端子连接;以及

第三桥电极图案,其被配置成将所述第三发光器件的第二端子与所述第二驱动电力线连接,

其中,所述公共连接图案被配置成绕所述第三桥电极图案绕行。

7.一种发光二极管显示装置,包括:

设置在基板上并且被配置成显示图像的像素,

其中,所述像素包括:

像素电路,其连接至数据线、垂直于所述数据线的第一栅极线和第二栅极线以及平行于所述数据线的第一驱动电力线;

第一发光器件和第二发光器件,所述第一发光器件和所述第二发光器件被配置成连接

至所述像素电路；

公共连接图案，其被配置成共同连接所述第一发光器件和所述第二发光器件；以及

第三发光器件，其连接在第二驱动电力线与所述公共连接图案之间，其中，所述第一发光器件和所述第二发光器件中的至少一个被配置成经由所述公共连接图案连接至所述第二驱动电力线。

8.根据权利要求7所述的发光二极管显示装置，其中，所述第三发光器件设置在所述第一栅极线与所述第二栅极线之间。

9.根据权利要求8所述的发光二极管显示装置，其中，所述公共连接图案的一部分被激光焊接至所述第二驱动电力线，以将所述公共连接图案的所述一部分与所述第二驱动电力线电连接。

10.根据权利要求8所述的发光二极管显示装置，

其中，所述第三发光器件设置在所述第一发光器件与所述第二发光器件之间，并且

所述第一发光器件、所述第二发光器件和所述第三发光器件沿平行于所述数据线的方向设置。

11.根据权利要求8所述的发光二极管显示装置，

其中，所述第三发光器件设置在所述第一发光器件与所述第二发光器件之间，并且

所述第三发光器件与所述第一发光器件之间的距离等于所述第三发光器件与所述第二发光器件之间的距离。

12.根据权利要求8所述的发光二极管显示装置，其中，所述公共连接图案包括：

第一端子连接线，其与所述第一发光器件的第二端子连接；

第一交叠线，其被配置成从所述第一端子连接线延伸并且与所述第二驱动电力线交叠；

第二端子连接线，其被配置成从所述第一交叠线延伸并且连接至所述第三发光器件的第一端子；

第二交叠线，其被配置成从所述第二端子连接线延伸并且与所述第二驱动电力线交叠；以及

第三端子连接线，其被配置成从所述第二交叠线延伸并且连接至所述第二发光器件的第二端子。

13.根据权利要求12所述的发光二极管显示装置，其中，所述第一交叠线和所述第二交叠线中的至少一个被激光焊接至所述第二驱动电力线，以将所述第一交叠线和所述第二交叠线中的至少一个与所述第二驱动电力线电连接。

14.根据权利要求13所述的发光二极管显示装置，还包括：

钝化层，其被配置成覆盖所述第二驱动电力线；以及

平坦化层，其被配置成覆盖所述第一发光器件、所述第二发光器件以及所述第三发光器件，并且具有在所述第一交叠线和所述第二交叠线中的每一个的一部分与所述第二驱动电力线之间的凹槽，

其中，所述第一交叠线和所述第二交叠线中的每一个的所述一部分位于所述平坦化层的所述凹槽中，并且与所述第二驱动电力线交叠，其中所述钝化层插入所述第一交叠线和所述第二交叠线中的每一个的所述一部分与所述第二驱动电力线之间。

15.根据权利要求8所述的发光二极管显示装置,其中,所述第一发光器件、所述第二发光器件和所述第三发光器件中的每一个包括微发光二极管芯片。

16.根据权利要求8所述的发光二极管显示装置,其中,所述像素还包括在所述基板上的反射图案,并且其中,所述第一发光器件、所述第二发光器件和所述第三发光器件中的每一个的至少一部分与所述反射图案交叠。

17.根据权利要求16所述的发光二极管显示装置,还包括:

钝化层,其被配置成覆盖所述第二驱动电力线;以及

平坦化层,其被配置成覆盖所述第一发光器件、所述第二发光器件以及所述第三发光器件,并且具有在所述第一交叠线和所述第二交叠线中的每一个的一部分与所述第二驱动电力线之间的凹槽,

其中,所述第一交叠线和所述第二交叠线中的每一个的所述一部分位于所述平坦化层的所述凹槽中,并且与所述第二驱动电力线交叠,其中所述钝化层和所述反射图案两者插入所述第一交叠线和所述第二交叠线中的每一个的所述一部分与所述第二驱动电力线之间。

18.一种发光二极管显示装置,包括:

像素,所述像素包括:

第一发光器件;

第二发光器件;

第三发光器件;

第一像素电路,其连接至第一电力线并且被配置成驱动所述第一发光器件;

第二像素电路,其连接至所述第一电力线并且被配置成驱动所述第二发光器件;以及

连接图案,其被配置成将所述第一发光器件和所述第二发光器件连接至所述第三发光器件,

其中,所述第三发光器件连接在所述连接图案与平行于所述第一电力线的第二电力线之间,并且

其中,所述连接图案的一部分与所述第二电力线交叠。

19.根据权利要求18所述的发光二极管显示装置,其中:

所述第三发光器件通过所述连接图案串联连接到所述第一发光器件;

所述第三发光器件通过所述连接图案串联连接到所述第二发光器件;以及

所述第一发光器件和所述第二发光器件经由所述连接图案彼此并联连接。

20.根据权利要求18所述的发光二极管显示装置,其中,所述连接图案的所述一部分被焊接至所述第二电力线。

发光二极管显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求于2018年12月31日在韩国提交的韩国专利申请第10-2018-0173389号的权益,其全部内容在此通过引用并入本文。

技术领域

[0003] 本公开内容涉及发光二极管显示装置以及使用该发光二极管显示装置的多屏显示装置。

背景技术

[0004] 显示装置广泛用作笔记本电脑、平板电脑、智能电话、便携式显示装置和便携式信息装置的显示屏幕,以及用作用于电视或显示器(monitor)的显示屏幕。

[0005] 液晶显示装置和有机发光显示装置可以通过使用用作开关二极管器件的薄膜晶体管来显示图像。液晶显示装置不是自发光型。因此,在液晶显示装置的情况下,通过使用从设置在液晶显示面板下方的背光单元发出的光来显示图像。该液晶显示装置包括在其中的背光单元,由此可能具有对设计的限制,并且亮度和响应速度可能劣化。

[0006] 有机发光显示装置在其中包含有机材料,并且因此可能易受水分的影响。这可能导致可靠性降低和寿命缩短。

[0007] 近来,已经开发并研究了使用微发光器件的发光二极管显示装置。该发光二极管显示装置可以具有极好的图像质量和高的可靠性的优点。因此,发光二极管显示装置作为下一代显示装置已经引起了广泛关注。

[0008] 然而,在将微发光二极管器件转移至薄膜晶体管阵列基板的过程中,相关技术的发光二极管显示装置可能具有与由于由微发光二极管器件中的缺陷导致的有缺陷的像素引起的可靠性降低有关的问题。

发明内容

[0009] 因此,本公开内容涉及一种基本上消除了由于现有技术的限制和缺点导致的一个或更多个问题的发光二极管显示装置以及使用该发光二极管显示装置的多屏显示装置。

[0010] 本公开内容的目的是提供一种能够修复缺陷像素的发光二极管显示装置以及使用该发光二极管显示装置的多屏显示装置。

[0011] 本公开内容的另一目的是提供一种能够降低功耗的发光二极管显示装置以及使用该发光二极管显示装置的多屏显示装置。

[0012] 本发明的另外的特征和优点将在下面的描述中阐述,并且部分地根据描述将会是明显的,或者可以通过本公开内容的实践来获知。本公开内容的目的和其他优点将通过书面描述及其权利要求书以及附图中特别指出的结构来实现和获得。

[0013] 为了实现这些和其他优点并且根据本公开内容的目的,如实施和广泛描述的,提供了一种发光二极管显示装置,该发光二极管显示装置包括设置在基板上并且被配置成显

示图像的像素，其中，该像素包括：第一发光部，其与沿第一方向设置的第一栅极线、沿垂直于第一方向的第二方向设置的数据线和平行于数据线的第一驱动电力线连接；第二发光部，其与平行于第一栅极线的第二栅极线、数据线和第一驱动电力线连接；公共连接图案，其与第一发光部和第二发光部共同连接；以及第三发光部，其连接在第二驱动电力线与公共连接图案之间，其中，公共连接图案中的一些可以与第二驱动电力线交叠。

[0014] 在另一方面，提供了一种发光二极管显示装置，该发光二极管显示装置包括设置在基板上并且被配置成显示图像的像素，其中，该像素包括：像素电路，其与数据线、垂直于数据线的第一栅极线和第二栅极线以及平行于数据线的第一驱动电力线连接；第一发光器件和第二发光器件，所述第一发光器件和所述第二发光器件与像素电路连接；公共连接图案，其与第一发光器件和第二发光器件共同连接；以及第三发光器件，其连接在第二驱动电力线与公共连接图案之间，其中，第一发光器件和第二发光器件中的至少一个可以经由公共连接图案与第二驱动电力线连接。

[0015] 在另一方面，提供了一种发光二极管显示装置，该发光二极管显示装置包括像素，该像素包括：第一发光器件；第二发光器件；第三发光器件；第一像素电路，其连接至第一电力线并且被配置成驱动第一发光器件；第二像素电路，其连接至第一电力线并且被配置成驱动第二发光器件；以及连接图案，其被配置成将第一发光器件和第二发光器件连接至第三发光器件，其中，第三发光器件连接在连接图案与平行于第一电力线的第二电力线之间，并且其中，连接图案的一部分与第二电力线交叠。

[0016] 在另一方面，提供了一种多屏显示装置，其包括多个屏幕模块，所述多个屏幕模块在其侧表面处紧密地粘附至彼此，其中，多个屏幕模块中的每一个包括发光二极管显示装置，其中，发光二极管显示装置包括设置在基板上并且被配置成显示图像的像素，其中，该像素包括：像素电路，其与数据线、垂直于数据线的第一栅极线和第二栅极线以及平行于数据线的第一驱动电力线连接；第一发光器件和第二发光器件，所述第一发光器件和所述第二发光器件与像素电路连接；公共连接图案，其与第一发光器件和第二发光器件共同连接；以及第三发光器件，其连接在第二驱动电力线与公共连接图案之间，其中，公共连接图案中的一些可以与第二驱动电力线交叠。

[0017] 根据本公开内容的一个或更多个实施方式，发光二极管显示装置可以促进缺陷像素的修复，从而提高可靠性和产率。

[0018] 根据本公开内容的一个或更多个实施方式，发光二极管显示装置可以促进功耗的降低。

[0019] 应当理解，前面的一般性描述和以下的详细描述都是示例性和说明性的，并且旨在提供对要求保护的本公开内容的进一步说明。

附图说明

[0020] 被包括以提供对本公开内容的进一步理解并且被并入本说明书且构成本说明书的一部分的附图示出了本公开内容的实施方式，并且附图与说明书一起用于说明本公开内容的原理。在附图中：

[0021] 图1示出了根据本公开内容的一个实施方式的发光二极管显示装置；

[0022] 图2是用于说明图1中所示的一个像素的电路图；

[0023] 图3是示出图2中所示的第一发光器件至第三发光器件的截面视图；

[0024] 图4示出了图2中所示的像素的布局；

[0025] 图5是沿图4的I-I'的截面视图；

[0026] 图6是沿图4的II-II'的截面视图；

[0027] 图7示出了根据本公开内容的一个实施方式的发光二极管显示装置中的正常像素的发光；

[0028] 图8示出了根据本公开内容的一个实施方式的发光二极管显示装置中的修复像素的发光；

[0029] 图9示出了图8中所示的修复像素的修复方法;以及

[0030] 图10示出了根据本公开内容的一个实施方式的多屏显示装置。

具体实施方式

[0031] 现在将详细参照本公开内容的实施方式,本公开内容的实施方式的示例在附图中示出。

[0032] 通过参照附图描述的以下实施方式将阐明本公开内容的优点和特征以及本公开内容的优点和特征的实现方法。然而,本公开内容可以以不同的形式实施并且不应该被解释为限于本文阐述的实施方式。相反,提供这些实施方式使得本公开内容将是全面的和完整的,并且向本领域技术人员充分地传达本公开内容的范围。此外,本公开内容仅由权利要求的范围限定。

[0033] 用于描述本公开内容的实施方式的附图中公开的形状、尺寸、比率、角度和数目仅仅是示例,并且因此,本公开内容不限于所示出的细节。贯穿说明书,相同的附图标记指代相同的元件。在以下描述中,当确定相关已知功能或配置的详细描述不必要地模糊了本公开内容的重要点时,将省略详细描述。

[0034] 在使用本说明书中描述的“包含”、“具有”和“包括”的情况下,除非使用“仅……”,否则可以添加另一部分。除非另有所指,否则单数形式的术语可以包括复数形式。

[0035] 在解释元件时,尽管没有明确的描述,但是元件仍被解释为包括误差范围。

[0036] 在描述位置关系时,例如,当位置关系被描述为“在……之上”、“在……上方”、“在……下方”和“在……旁边”时,除非使用“刚好”或“正好”,否则一个或更多个部分可以被布置在两个其他部分之间。

[0037] 在描述时间关系时,例如,当时间顺序被描述为“在……之后”、“随后……”、“接下来……”和“在……之前”时,除非使用“刚好”或“正好”,否则可以包括不连续的情况。

[0038] 应当理解,尽管本文可以使用术语“第一”、“第二”等来描述各种元件,但是这些元件不应该受这些术语的限制。这些术语仅用于区分一个元件与另一个元件。例如,在不脱离本公开内容的范围的情况下,第一元件可以被称为第二元件,并且类似地,第二元件可以被称为第一元件。

[0039] 应当理解,术语“至少一个”包括与任意一个项有关的所有组合。例如,“第一元件、第二元件和第三元件中的至少一个”可以包括选自第一元件、第二元件和第三元件中的两个或更多个元件的所有组合以及第一元件、第二元件和第三元件中的每个元件。

[0040] 如本领域技术人员可以充分理解的,本公开内容的各种实施方式的特征可以部分

地或全部地彼此耦合或组合，并且可以彼此以各种方式相互操作并在技术上被驱动。本公开内容的实施方式可以彼此独立地执行，或者可以以相互依赖的关系一起执行。

[0041] 在下文中，将参照附图详细描述根据本公开内容的实施方式的发光二极管显示装置以及使用该发光二极管显示装置的多屏显示装置。在附图中，相同或相似的元件由相同的附图标记表示，即使它们在不同的附图中示出亦是如此。并且，为了便于说明，附图中所示的元件的比例可以与实际比例不同，从而不限于附图中所示的比例。

[0042] 图1示出了根据本公开内容的一个实施方式的发光二极管显示装置。

[0043] 参照图1，根据本公开内容的一个实施方式的发光二极管显示装置可以包括基板100和面板驱动电路700。

[0044] 基板100对应于可以由玻璃材料或塑料材料形成的薄膜晶体管阵列基板。根据本公开内容的一个实施方式的基板100可以包括多个栅极线GL、多个数据线DL、多个第一驱动电力线PL1、多个第二驱动电力线PL2和多个像素P。

[0045] 多个栅极线GL中的每一个沿第一方向X延伸，并且多个栅极线GL可以沿第二方向Y以固定间隔设置在基板100上，其中，第二方向Y垂直于第一方向X。在这种情况下，第一方向X可以被限定为与基板100的长边方向平行的方向，并且第二方向Y可以被限定为与基板100的短边方向平行的方向。然而，可以将第一方向X和第二方向Y限定为与上述情况相反的方向。

[0046] 多个数据线DL可以在垂直于多个栅极线GL的情况下布置在基板100上。多个数据线DL中的每一个沿第二方向Y延伸，并且多个数据线DL可以沿第一方向X以固定间隔设置。

[0047] 多个驱动电力线PL在平行于数据线DL的情况下布置prepare在基板100上。多个驱动电力线PL可以与多个数据线DL一起制造。多个驱动电力线PL中的每一个将从面板驱动电路提供的第一像素驱动电力提供至相邻的像素P。

[0048] 多个第二驱动电力线PL2在平行于数据线DL的情况下布置在基板100上。多个第二驱动电力线PL2可以与多个数据线DL一起制造。多个第二驱动电力线PL2中的每一个将与第一像素驱动电力不同并且从面板驱动电路提供的第二像素驱动电力提供至相邻的像素P。例如，第二像素驱动电力可以是阴极电力源或接地电压。

[0049] 在由栅极线GL和数据线DL限定的像素区域中可以布置有多个像素P中的每一个。多个像素P中的每一个可以被限定为用于发光的最小单元。相邻的三个像素P可以构成用于显示颜色的一个单位像素。例如，一个单位像素可以包括相邻设置的红色像素、绿色像素和蓝色像素，并且还可以包括用于提高亮度的白色像素。

[0050] 根据本公开内容的一个实施方式的构成一个单位像素的至少三个像素P可以共享第一驱动电力线PL1中的一个。在这种情况下，第一驱动电力线PL1通过每个单位像素布置，从而可以减少布置在基板100上的第一驱动电力线PL1的数目。

[0051] 面板驱动电路700与布置在基板100上的焊盘部连接，并且面板驱动电路700将与从显示驱动系统提供的视频数据对应的视频信号提供至多个像素P。

[0052] 根据本公开内容的一个实施方式的面板驱动电路700可以包括栅极驱动电路710、数据驱动电路730和定时控制电路750。栅极驱动电路710与设置在基板100上的多个栅极线GL连接。栅极驱动电路710根据基于从定时控制电路750提供的栅极控制信号预设的顺序生成栅极信号，并且将生成的栅极信号提供至相应的栅极线GL。

[0053] 数据驱动电路730与设置在基板100上的多个数据线DL连接。数据驱动电路730接收来自定时控制电路750的用于每个像素的数据控制信号和像素数据，并且还接收来自电源电路的多个参考伽马电压。数据驱动电路730通过使用数据控制信号和多个参考伽马电压将用于每个像素的像素数据转换为用于每个像素的数据信号，并且将用于每个像素的数据信号提供至对应的数据线DL。

[0054] 定时控制电路750接收来自显示驱动系统的定时同步信号和视频数据。定时控制电路750通过基于定时同步信号将视频数据对准以适合于基板100的像素布置结构来生成像素数据，并且将生成的像素数据提供至数据驱动电路730。此外，定时控制电路750基于定时同步信号生成数据控制信号和栅极控制信号，并且通过使用数据控制信号和栅极控制信号控制数据驱动电路730和栅极驱动电路710中的每一个的驱动定时。

[0055] 图2是用于说明图1中所示的一个像素的电路图。图3是示出图2中所示的第一发光器件至第三发光器件的截面视图。图4示出了图2中所示的像素的布局。在图2的电路图中，黑色圆点指示线之间的电连接部分，并且其中未示出黑色圆点的线的交叉部分或线的交叠部分指示线之间的电断开(或绝缘)部分。

[0056] 参照图1至图4，根据本公开内容的一个实施方式的像素P可以包括像素电路PC、第一发光器件ED1、第二发光器件ED2、公共连接图案CCP和第三发光器件ED3。

[0057] 像素电路PC可以与相邻的数据线DL、与数据线DL交叉的第一栅极线和第二栅极线GLa、GLb以及平行于数据线DL的第一驱动电力线PL1连接。在这种情况下，第二栅极线GLb可以是被布置成用于第一发光器件ED1的驱动缺陷(或操作缺陷)的冗余栅极线。像素电路PC可以将与提供至数据线DL的数据信号对应的数据电流提供至第一发光器件ED1和第二发光器件ED2中的至少一个。根据本公开内容的一个实施方式的像素电路PC可以包括第一像素电路PC1和第二像素电路PC2。

[0058] 第一像素电路PC1与第一栅极线GLa、数据线DL和第一驱动电力线PL1连接。第一像素电路PC1响应于提供至第一栅极线GLa的第一栅极信号，将与通过数据线DL提供的数据信号对应的数据电流提供至第一发光器件ED1。根据本公开内容的一个实施方式的第一像素电路PC1可以包括第一开关薄膜晶体管Tsw1、第一驱动薄膜晶体管Tdr1和第一电容器Cst1。

[0059] 第一开关薄膜晶体管Tsw1可以包括：与相邻的第一栅极线GLa连接的栅电极；与数据线DL连接的第一源电极/漏电极；以及与第一节点N1连接的第二源电极/漏电极，该第一节点N1与第一驱动薄膜晶体管Tdr1的栅电极连接。第一开关薄膜晶体管Tsw1通过提供至第一栅极线GLa的栅极信号切换，由此第一开关薄膜晶体管Tsw1将通过数据线DL提供的数据信号提供至第一驱动薄膜晶体管Tdr1的栅电极。

[0060] 第一驱动薄膜晶体管通过从第一开关薄膜晶体管Tsw1提供的电压和/或第一电容器Cst1的电压导通，从而控制从第一驱动电力线PL1流到第一发光器件ED1的电流量。根据本公开内容的一个实施方式的第一驱动薄膜晶体管Tdr1可以包括与第一开关薄膜晶体管Tsw1的第二源电极/漏电极(或第一节点N1)连接的栅电极、与第一驱动电力线PL1连接的源电极以及与第一发光器件ED1连接的漏电极。在这种情况下，第一驱动薄膜晶体管Tdr1是包括掺杂有P型掺杂剂的半导体层的P型薄膜晶体管，但不限于这种类型。例如，第一驱动薄膜晶体管Tdr1可以形成为包括掺杂有N型掺杂剂的半导体层的N型薄膜晶体管。在N型第一驱动薄膜晶体管Tdr1的情况下，源电极可以与第一发光器件ED1连接，并且漏电极可以与第一

驱动电力线PL1连接。

[0061] 第一电容器Cst1被布置在第一驱动薄膜晶体管Tdr1的栅电极与源电极之间的交叠区域中。第一电容器Cst1存储与提供至第一驱动薄膜晶体管Tdr1的栅电极的数据信号对应的电压,并且通过使用所存储的电压导通第一驱动薄膜晶体管Tdr1。

[0062] 第二像素电路PC2与第二栅极线GLb、数据线DL和第一驱动电力线PL1连接。第二像素电路PC2响应于提供至第二栅极线GLb的第二栅极信号,将与通过数据线DL提供的数据信号对应的数据电流提供至第二发光器件ED2。根据本公开内容的一个实施方式的第二像素电路PC2可以包括第二开关薄膜晶体管Tsw2、第二驱动薄膜晶体管Tdr2和第二电容器Cst2。

[0063] 第二开关薄膜晶体管Tsw2可以包括:与相邻的第二栅极线GLb连接的栅电极;与数据线DL连接的第一源电极/漏电极;以及与第二节点N2连接的第二源电极/漏电极,该第二节点N2与第二驱动薄膜晶体管Tdr2的栅电极连接。第二开关薄膜晶体管Tsw2通过提供至第二栅极线GLb的栅极信号切换,由此第二开关薄膜晶体管Tsw2将通过数据线DL提供的数据信号提供至第二驱动薄膜晶体管Tdr2的栅电极。

[0064] 第二驱动薄膜晶体管Tdr2通过从第二开关薄膜晶体管Tsw2提供的电压和/或第二电容器Cst2的电压导通,从而控制从第一驱动电力线PL1流到第二发光器件ED2的电流量。根据本公开内容的一个实施方式的第二驱动薄膜晶体管Tdr2可以包括与第二开关薄膜晶体管Tsw2的第二源电极/漏电极(或第二节点N2)连接的栅电极、与第一驱动电力线PL1连接的源电极以及与第二发光器件ED2连接的漏电极。在这种情况下,第二驱动薄膜晶体管Tdr2是包括掺杂有P型掺杂剂的半导体层的P型薄膜晶体管,但不限于这种类型。例如,第二驱动薄膜晶体管Tdr2可以形成为包括掺杂有N型掺杂剂的半导体层的N型薄膜晶体管。在N型第二驱动薄膜晶体管Tdr2的情况下,源电极可以与第二发光器件ED2连接,并且漏电极可以与第一驱动电力线PL1连接。

[0065] 第二电容器Cst2被布置在第二驱动薄膜晶体管Tdr2的栅电极与源电极之间的交叠区域中。第二电容器Cst2存储与提供至第二驱动薄膜晶体管Tdr2的栅电极的数据信号对应的电压,并且通过使用所存储的电压导通第二驱动薄膜晶体管Tdr2。

[0066] 选择性地,第一像素电路PC1和第二像素电路PC2中的每一个还可以包括用于补偿驱动薄膜晶体管Tdr1、Tdr2中的阈值电压的变化的至少一个补偿薄膜晶体管,并且还可以包括至少一个辅助电容器。第一像素电路PC1和第二像素电路PC2中的每一个可以根据薄膜晶体管和辅助电容器的数目另外地被提供有诸如初始化电压的补偿电力。因此,根据本公开内容的实施方式的第一像素电路PC1和第二像素电路PC2中的每一个可以以与有机发光显示装置中的每个像素相同的电流驱动方法驱动发光器件ED1、ED2,由此可以改变为本领域技术人员可以通常已知的有机发光显示装置的像素电路。例如,根据本公开内容的实施方式的第一像素电路PC1和第二像素电路PC2中的每一个可以改变为在韩国专利申请登记第10-1749752号、韩国专利申请公开第10-2017-0037729号、韩国专利申请公开第10-2017-0062603号或者韩国专利申请公开第10-2017-0081078号中的像素电路。

[0067] 根据本公开内容的一个实施方式的第二像素电路PC2可以用作以下冗余电路,该冗余电路被布置成用于如由通过将第一发光器件ED1安装在基板100上的工艺产生的未对准或者电击引起的第一发光器件ED1的驱动缺陷。

[0068] 第一发光器件ED1电连接在第一像素电路PC1与第三发光器件ED3之间。第一发光

器件ED1可以通过从第一像素电路PC1即第一驱动薄膜晶体管Tdr1经过第三发光器件ED3流到第二驱动电力线PL2的电流来发光。根据本公开内容的一个实施方式的第一发光器件ED1可以是发出红色光、绿色光、蓝色光和白色光中的任意一种的微发光二极管芯片。

[0069] 根据本公开内容的一个实施方式的第一发光器件ED1可以包括与第一像素电路PC1连接的第一端子以及与公共连接图案CCP连接的第二端子。因此，第一发光器件ED1与第一像素电路PC1一起可以形成像素P的第一发光部。在这种情况下，相对于第二方向Y，第一发光部可以设置在像素P的邻近第一栅极线GLa的上部中。

[0070] 第二发光器件ED2电连接在第二像素电路PC2与第三发光器件ED3之间。第二发光器件ED2可以通过从第二像素电路PC2即第二驱动薄膜晶体管Tdr2经过第三发光器件ED3流到第二驱动电力线PL2的电流来发光。根据本公开内容的一个实施方式的第二发光器件ED2可以是发出与第一发光器件ED1的光相同颜色的光的微发光二极管芯片。第二发光器件ED2可以用作以下冗余发光器件，该冗余发光器件被布置成用于由通过将第一发光器件ED1安装在基板100上的工艺产生的未对准或者电击引起的第一发光器件ED1的驱动缺陷。

[0071] 根据本公开内容的一个实施方式的第二发光器件ED2可以包括与第二像素电路PC2连接的第一端子以及与公共连接图案CCP连接的第二端子。因此，第二发光器件ED2与第二像素电路PC2一起可以形成像素P的第二发光部。在这种情况下，相对于第二方向Y，第二发光部可以设置在像素P的邻近第二栅极线GLb的下部中。

[0072] 第三发光器件ED3可以连接在第二驱动电力线PL2与公共连接图案CCP之间。例如，第三发光器件ED3通过公共连接图案CCP与第一发光器件ED1电串联连接，并且还与第二发光器件ED2电串联连接。因此，第一发光器件ED1和第二发光器件ED2通过公共连接图案CCP彼此并联连接，并且第一发光器件ED1和第二发光器件ED2中的每一个与第三发光器件ED3串联连接。根据本公开内容的一个实施方式的第三发光器件ED3可以是发出与第一发光器件ED1的光相同颜色的光的微发光二极管芯片。

[0073] 由于第三发光器件ED3与第一发光器件ED1或第二发光器件ED2电串联连接，因此像素P的发光亮度可以得到改善，并且提供至像素P的输入电流减少一半使得其可以降低功耗，从而降低发光二极管显示装置的总功耗。并且，如果在第一发光器件ED1中发生驱动缺陷，则第三发光器件ED3与第二发光器件ED2根据像素P的冗余驱动电串联连接，从而实现像素P的正常驱动。

[0074] 根据本公开内容的一个实施方式的第三发光器件ED3可以包括与公共连接图案CCP连接的第一端子以及与第二驱动电力线PL2连接的第二端子。因此，第三发光器件ED3可以形成第三发光部。在这种情况下，关于第二方向Y，第三发光部可以设置在像素P的在第一栅极线GLa与第二栅极线GLb之间的中间部中。因此，第三发光器件ED3可以设置在第一发光器件ED1与第二发光器件ED2之间。在这种情况下，如果第一发光器件ED1与第三发光器件ED3之间的距离D1和第二发光器件ED2与第三发光器件ED3之间的距离D2相对于第三发光器件ED3不对称，则每个像素的亮度均匀性可能劣化，从而例如通过线缺陷使图像质量劣化。因此，第一发光器件、第二发光器件和第三发光器件ED1、ED2、ED3可以沿第二方向Y布置为直线，并且第三发光器件ED3与第一发光器件ED1之间的第一距离可以被设计成和第三发光器件ED3与第二发光器件ED2之间的第二距离相同，从而可以防止图像质量因第一发光器件至第三发光器件ED1、ED2、ED3的不对称布置而劣化。

[0075] 公共连接图案CCP与第一发光器件ED1和第二发光器件ED2共同连接，由此第一发光器件ED1和第二发光器件ED2彼此电并联连接。公共连接图案CCP中的一些可以在与第二驱动电力线PL2交叠的情况下设置在基板100上。如果在第三发光器件ED3中发生驱动缺陷，则公共连接图案CCP中的一些可以将第一发光器件ED1和第二发光器件ED2中的至少一个与第二驱动电力线PL2连接。在这种情况下，公共连接图案CCP中的一些可以用作用于通过激光修复工艺进行激光焊接的激光焊接部分(或修复点)。

[0076] 根据本公开内容的一个实施方式的公共连接图案CCP可以包括第一端子连接线TCL1、第一交叠线OL1、第二端子连接线TCL2、第二交叠线OL2和第三端子连接线TCL3。

[0077] 第一端子连接线TCL1在平行于第一方向X的情况下设置在基板100上，并且与第一发光器件ED1的第二端子电连接。例如，第一端子连接线TCL1的一端可以与第一发光器件ED1的第二端子电连接。并且，第一端子连接线TCL1的另一端可以与第二驱动电力线PL2交叠。

[0078] 第一交叠线OL1在平行于第二方向Y的情况下从第一端子连接线TCL1延伸，并且与第二驱动电力线PL2交叠。例如，第一交叠线OL1的一端可以在设置在第二驱动电力线PL2上的情况下与第一端子连接线TCL1的另一端连接。并且，第一交叠线OL1的另一端可以设置在被设置于第一栅极线GLa与第二栅极线GLb之间的第二驱动电力线PL2上。因此，如果在第三发光器件ED3中发生驱动缺陷，则与第二驱动电力线PL2交叠的第一交叠线OL1可以与第二驱动电力线PL2电连接，因此，第一交叠线OL1的至少一些区域可以用作用于通过激光修复工艺进行激光焊接的第一激光焊接部分(LWP1或修复点)。

[0079] 第二端子连接线TCL2从第一交叠线OL1延伸，并且与第三发光器件ED3的第一端子连接。例如，第二端子连接线TCL2的一端可以在设置在第二驱动电力线PL2上的情况下与第一交叠线OL1的另一端连接。并且，第二端子连接线TCL2的另一端可以与第二驱动电力线PL2交叠。此外，在第二端子连接线TCL2的一端与第二端子连接线TCL2的另一端之间的第二端子连接线TCL2的中间部可以被设置成围绕第三发光器件ED3，并且可以与第三发光器件ED3的第一端子连接。根据本公开内容的一个实施方式的第二端子连接线TCL2可以在平面结构上具有“⊃”形状。

[0080] 第二交叠线OL2在平行于第二方向Y的情况下从第二端子连接线TCL2延伸，并且与第二驱动电力线PL2交叠。例如，第二交叠线OL2的一端在设置在第二驱动电力线PL2上的情况下可以与第二端子连接线TCL2的另一端连接。并且，第二交叠线OL2的另一端可以设置在第二驱动电力线PL2上。因此，如果在第三发光器件ED3中发生驱动缺陷，则与第二驱动电力线PL2交叠的第二交叠线OL2可以与第二驱动电力线PL2电连接，因此，第二交叠线OL2的至少一些区域可以用作用于通过激光修复工艺进行激光焊接的第二激光焊接部分(LWP2或修复点)。

[0081] 第三端子连接线TCL3在平行于第一方向X的情况下从第二交叠线OL2的另一端延伸，并且与第二发光器件ED2的第二端子电连接。例如，第三端子连接线TCL3的一端可以在设置在第二驱动电力线PL2上的情况下与第二交叠线OL2的另一端连接。并且，第三端子连接线TCL3的另一端可以与第二发光器件ED2的第二端子电连接。

[0082] 由于公共连接图案CCP与第一发光器件ED1和第二发光器件ED2中的每一个中的第二端子以及第三发光器件ED3的第一端子共同连接，因此第一发光器件ED1和第二发光器件

ED2彼此并联连接，并且第一发光器件ED1和第二发光器件ED2中的每一个与第三发光器件ED3串联连接。因此，如果在第三发光器件ED3中发生驱动缺陷，则第一交叠线OL1和第二交叠线OL2中的至少一个可以通过激光修复工艺与第二驱动电力线PL2电连接，从而提高像素P的可靠性和产率。

[0083] 根据本公开内容的一个实施方式的像素P还可以包括第一桥电极图案至第三桥电极图案BEP1，BEP2，BEP3。第一桥电极图案BEP1将第一像素电路PC1与第一发光器件ED1的第一端子电连接。例如，第一桥电极图案BEP1可以将第一驱动薄膜晶体管Tdr1的源电极与第一发光器件ED1的第一端子电连接。

[0084] 第二桥电极图案BEP2将第二像素电路PC2与第二发光器件ED2的第一端子电连接。例如，第二桥电极图案BEP2可以将第二驱动薄膜晶体管Tdr2的源电极与第二发光器件ED2的第一端子电连接。

[0085] 第三桥电极图案BEP3将第三发光器件ED3的第二端子与第二驱动电力线PL2电连接。在这种情况下，公共连接图案CCP的第二端子连接线TCL2从第一交叠线OL1延伸以绕第三桥电极图案BEP3绕行，并且与第二交叠线OL2连接。

[0086] 公共连接图案CCP和第一桥电极图案至第三桥电极图案BEP1、BEP2、BEP3可以由透明导电材料例如铟锡氧化物(ITO)或铟锌氧化物(IZO)形成，但不限于这些材料。

[0087] 参照图3，根据本公开内容的一个实施方式的第一发光器件至第三发光器件ED1、ED2、ED3中的每一个可以包括发光层EL、第一端子T1(或阳极端子)和第二端子T2(或阴极端子)。

[0088] 发光层EL根据第一端子T1与第二端子T2之间流动的电流，通过电子和空穴的再结合而发光。根据本公开内容的一个实施方式的发光层EL可以包括第一半导体层SL1、有源层ACL和第二半导体层SL2。

[0089] 第一半导体层SL1将电子提供至有源层ACL。根据本公开内容的一个实施方式的第一半导体层SL1可以由基于n-GaN的半导体材料例如GaN、AlGaN、InGaN或AlInGaN形成。本文中，用于第一半导体层SL1的掺杂工艺的掺杂剂可以是Si、Ge、Se、Te或C。

[0090] 有源层ACL布置在第一半导体层SL1的一侧上。有源层ACL具有包括阱层和其带隙比阱层的带隙相对高的阻挡层的多量子阱(MQW)结构。根据本公开内容的一个实施方式的有源层ACL可以具有诸如InGaN/GaN的多量子阱结构。

[0091] 第二半导体层SL2布置在有源层ACL上，并且第二半导体层SL2将空穴提供至有源层ACL。根据本公开内容的一个实施方式的第二半导体层SL2可以由基于p-GaN的半导体材料例如GaN、AlGaN、InGaN或AlInGaN形成。本文中，用于第二半导体层SL2的掺杂工艺的掺杂剂可以是Mg、Zn或Be。

[0092] 第一端子T1布置在第二半导体层SL2上。

[0093] 第二端子T2布置在第一半导体层SL1的另一侧上，由此第二端子T2与有源层ACL和第二半导体层SL2电隔离。

[0094] 根据本公开内容的一个实施方式的第一端子T1和第二端子T2中的每一个可以由包括选自诸如Au、W、Pt、Si、Ir、Ag、Cu、Ni、Ti或Cr的金属材料中的至少一种以及它们的合金的材料形成。根据本公开内容的另一实施方式的第一端子T1和第二端子T2中的每一个可以由透明导电材料例如铟锡氧化物(ITO)或铟锌氧化物(IZO)形成，但不限于这些材料。

[0095] 另外地，第一半导体层SL1、有源层ACL和第二半导体层SL2可以以顺序沉积结构布置在半导体基板上。本文中，半导体基板包括诸如硅基板或蓝宝石基板的半导体材料。该半导体基板用作用于使第一半导体层SL1、有源层ACL和第二半导体层SL2中的每一个生长的生长基板，并且然后通过基板分离工艺与第一半导体层SL1分离。本文中，基板分离工艺可以是激光剥离工艺或化学剥离工艺。因为从发光器件去除生长半导体基板，所以发光器件可以具有相对小的厚度，由此发光器件可以设置在每个像素P中。

[0096] 第一发光器件至第三发光器件ED1、ED2、ED3中的每一个根据第一端子T1与第二端子T2之间流动的电流，通过电子和空穴的再结合而发光。从第一发光器件至第三发光器件ED1、ED2、ED3发出的光穿过第一端子和第二端子T1，T2中的每一个，并且然后发射至外部。换句话说，从第一发光器件至第三发光器件ED1、ED2、ED3发射的光穿过第一端子和第二端子T1，T2中的每一个，并且然后发射至外部，从而显示图像。

[0097] 第一发光器件至第三发光器件ED1、ED2、ED3可以包括：设置有第一端子和第二端子T1，T2的第一部分FP或前部分，以及与第一部分FP相对的第二部分RP或后部分。在这种情况下，与第二部分RP相比，第一部分FP相对较远离基板100。本文中，第一部分FP可以相对小于第二部分RP。在这种情况下，第一发光器件至第三发光器件ED1、ED2、ED3中的每一个可以具有包括与第一部分FP对应的上侧和与第二部分RP对应的底侧的梯形形状。可以通过使用粘合构件将第一发光器件至第三发光器件ED1、ED2、ED3中的每一个固定至基板100上。

[0098] 选择性地，第一发光器件至第三发光器件ED1、ED2、ED3中的每一个不限于图3中所示的横向芯片结构。例如，第一发光器件至第三发光器件ED1、ED2、ED3中的每一个可以具有垂直芯片结构或倒装芯片结构。

[0099] 图5是沿图4的I-I'的截面视图，并且图6是沿图4的II-II'的截面视图，图4示出了图2中所示的像素的截面结构。

[0100] 结合图3，参照图5和图6，根据本公开内容的实施方式的发光二极管显示装置的像素P可以包括基板100、像素电路层PCL、反射图案130、粘合层150、第一发光器件至第三发光器件ED1、ED2、ED3、平坦化层170、第一桥电极图案至第三桥电极图案BEP1，BEP2，BEP3、公共连接图案CCP、堤图案BNK、保护层190和封装基板300。

[0101] 基板100是可以由玻璃材料或塑料材料形成的晶体管阵列基板。

[0102] 像素电路层PCL可以包括数据线DL、第一栅极线和第二栅极线GLa、GLb、第一驱动电力线PL1、第二驱动电力线PL2和像素电路PC。

[0103] 像素电路PC可以包括：第一像素电路PC1，其包括第一开关薄膜晶体管Tsw1、第一驱动薄膜晶体管Tdr1和第一电容器Cst1；以及第二像素电路PC2，其包括第二开关薄膜晶体管Tsw2、第二驱动薄膜晶体管Tdr2和第二电容器Cst2。

[0104] 第一开关薄膜晶体管和第二开关薄膜晶体管Tsw1、Tsw2以及第一驱动薄膜晶体管和第二驱动薄膜晶体管Tdr1、Tdr2中的每一个可以包括有源层111、栅极绝缘层112、栅电极GE、层间绝缘层113、漏电极DE、源电极SE和钝化层115。

[0105] 有源层111以岛状形成在像素的晶体管区域中，并且被配置成具有平行于第一方向X的长度方向。例如，有源层111包括沟道区CA、漏极区DA和源极区SA。在这种情况下，漏极区DA和源极区SA可以彼此分隔开，其中沟道区CA插入在漏极区DA和源极区SA之间，同时漏极区DA和源极区SA彼此平行。有源层111可以由非晶硅、多晶硅和氧化物中的任意一种形

成，并且可以由掺杂有p型掺杂剂的半导体材料形成，但不限于这些类型。

[0106] 根据本公开内容的一个实施方式的栅极绝缘层112可以形成在包括有源层111的基板100的整个前表面上。根据本公开内容的另一实施方式的栅极绝缘层112可以仅在有源层111的沟道区CA上形成为岛状。

[0107] 栅电极GE形成在栅极绝缘层112上，同时与有源层111的沟道区CA交叠。例如，第一开关薄膜晶体管Tsw1的栅电极GE可以从第一栅极线GLa的一侧朝向有源层111的沟道区CA突出。第二开关薄膜晶体管Tsw2的栅电极GE可以从第二栅极线GLb的一侧朝向有源层111的沟道区CA突出。第一驱动薄膜晶体管Tdr1的栅电极GE可以平行于第一栅极线GLa，并且第一驱动薄膜晶体管Tdr1的栅电极GE可以用作第一存储电容器Cst1的第一下电容器电极LCE1。第二驱动薄膜晶体管Tdr2的栅电极GE可以平行于第二栅极线GLb，并且第二驱动薄膜晶体管Tdr2的栅电极GE可以用作第二存储电容器Cst2的第二下电容器电极LCE2。根据本公开内容的一个实施方式，第一栅极线GLa、第二栅极线GLb和栅电极GE中的每一个可以由选自钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)中的任意一种材料以及它们的合金形成为单层结构，或者可以由选自钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)以及它们的合金中的材料形成为多层结构。

[0108] 层间绝缘层113可以形成在栅极绝缘层112的整个表面上，同时被配置成覆盖栅电极GE。例如，层间绝缘层113可以由诸如硅氧化物(SiOx)或硅氮化物(SiNx)的无机材料形成。

[0109] 源电极SE与有源层111的源极区SA电连接，同时布置在层间绝缘层113中与有源层111的源极区SA交叠。例如，第一开关薄膜晶体管Tsw1的源电极SE从数据线DL的第一侧朝向有源层111的源极区SA突出，并且经由第一源极接触孔Hs1与有源层111的源极区SA电连接。第二开关薄膜晶体管Tsw2的源电极SE从数据线DL的第二侧朝向有源层111的源极区SA突出，并且经由第二源极接触孔Hs2与有源层111的源极区SA电连接。第一驱动薄膜晶体管Tdr1的源电极SE从第一驱动电力线PL1的第一侧朝向有源层111的源极区SA突出，并且经由第三源极接触孔Hs3与有源层111的源极区SA电连接。第二驱动薄膜晶体管Tdr2的源电极SE从第一驱动电力线PL1的第二侧朝向有源层111的源极区SA突出，并且经由第四源极接触孔Hs4与有源层111的源极区SA电连接。

[0110] 漏电极DE与有源层111的漏极区DA电连接，同时布置在层间绝缘层113上与有源层111的漏极区DA交叠。例如，第一开关薄膜晶体管Tsw1的漏电极DE以岛状形成在层间绝缘层113上与有源层111的漏极区DA交叠，由此第一开关薄膜晶体管Tsw1的漏电极DE可以经由第一漏极接触孔Hd1与有源层111的漏极区DA电连接，并且可以经由第一节点接触孔Hn1与第一驱动薄膜晶体管Tdr1的栅电极GE电连接。此外，第二开关薄膜晶体管Tsw2的漏电极DE以岛状形成在层间绝缘层113上与有源层111的漏极区DA交叠，由此第二开关薄膜晶体管Tsw2的漏电极DE可以经由第二漏极接触孔Hd2与有源层111的漏极区DA电连接，并且可以经由第二节点接触孔Hn2与第二驱动薄膜晶体管Tdr2的栅电极GE电连接。此外，第一驱动薄膜晶体管Tdr1的漏电极DE以岛状形成在层间绝缘层113上与有源层111的漏极区DA交叠，并且经由第三漏极接触孔Hd3与有源层111的漏极区DA电连接。另外地，第二驱动薄膜晶体管Tdr2的漏电极DE以岛状形成在层间绝缘层113上与有源层111的漏极区DA交叠，并且经由第四漏极接触孔Hd4与有源层111的漏极区DA电连接。

[0111] 第二驱动电力线PL2与数据线DL、漏电极DE、源电极SE和第一驱动电力线PL1一起可以形成在层间绝缘层113上。

[0112] 数据线DL、漏电极DE、源电极SE、第一驱动电力线PL1和第二驱动电力线PL2可以由相同的金属材料形成。例如，数据线DL、漏电极DE、源电极SE、第一驱动电力线PL1和第二驱动电力线PL2中的每一个可以由选自钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)中的任意一种材料以及它们的合金形成为单层结构，或可以由选自钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)以及它们的合金中的材料形成为多层结构。

[0113] 像素电路PC还可以包括：第一上电容器电极UCE1，其从第一驱动电力线PL1的第三侧朝向第一驱动薄膜晶体管Tdr1的栅电极GE突出，以及第二上电容器电极UCE2，其从第一驱动电力线PL1的第四侧朝向第二驱动薄膜晶体管Tdr2的栅电极GE突出。因此，彼此交叠的并且层间绝缘层113插入在其之间的第一下电容器电极LCE1和第一上电容器电极UCE1构成第一存储电容器Cst1。彼此交叠的并且层间绝缘层113插入在其之间的第二下电容器电极LCE2和第二上电容器电极UCE2构成第二存储电容器Cst2。

[0114] 钝化层115形成在基板100上，同时被配置成覆盖层间绝缘层113的除了第一驱动薄膜晶体管和第二驱动薄膜晶体管Tdr1、Tdr2中的每一个中的漏电极DE以及第二驱动电力线PL2以外的剩余区域。根据本公开内容的一个实施方式的钝化层115可以具有0.04μm(微米)或大于0.04μm(微米)的厚度，以防止在公共连接图案CCP的交叠线OL1、OL2中设计的激光焊接部分LWP1、LWP2中的在第二驱动电力线PL2与交叠线OL1、OL2之间的电短路。可以根据厚度的增加来提高电效率。然而，考虑到制造成本和制造工艺时间，根据本公开内容的一个实施方式的钝化层115可以具有0.04μm(微米)至0.5μm(微米)的厚度。

[0115] 反射图案130设置在预设在钝化层115上的第一器件至第三器件的安装区域中，并且与第一发光器件至第三发光器件ED1、ED2、ED3中的每一个交叠。例如，反射图案130可以设置在基板100与第一发光器件至第三发光器件ED1、ED2、ED3中的每一个之间。此外，反射图案130可以另外地沉积在第一驱动薄膜晶体管和第二驱动薄膜晶体管Tdr1、Tdr2中的每一个的漏电极DE以及第二驱动电力线PL2中。在这种情况下，反射图案130可以用作用于保护漏电极DE和第二驱动电力线PL2的图案，以用于对漏电极DE和第二驱动电力线PL2进行图案化的工艺。

[0116] 根据本公开内容的一个实施方式的反射图案130可以由具有相对高反射率的金属材料形成。反射图案130将从第一发光器件至第三发光器件ED1、ED2、ED3中的每一个发射的光朝向封装基板300反射。因此，根据本公开内容的一个实施方式的发光二极管显示装置包括反射图案130，从而实现顶部发光结构。

[0117] 另外地，如图5的展开视图A所示，反射图案130可以另外地设置在与在公共连接图案CCP的交叠线OL1、OL2中预设的激光焊接部分LWP1，LWP2交叠的钝化层115上。在这种情况下，公共连接图案CCP的交叠线OL1、OL2的一些区域可以与反射图案130直接连接，并且反射图案130与第二驱动电力线PL2交叠，其中钝化层115插入在反射图案130与第二驱动电力线PL2之间，使得可以防止与公共连接图案CCP的交叠线OL1、OL2的一些区域交叠的钝化层115通过平坦化层170的图案化工艺被去除，并且此外，可以防止根据钝化层115的厚度的减小的第二驱动电力线PL2与公共连接图案CCP的交叠线OL1、OL2之间的电短路。因此，与公共连

接图案CCP电连接并且与第二驱动电力线PL2交叠的反射图案130(其中钝化层115插入在反射图案130与第二驱动电力线PL2之间)可以作为蚀刻阻止层(或蚀刻防止层),以用于防止与激光焊接部分LWP1、LWP2交叠的钝化层115的蚀刻。

[0118] 粘合层150形成在设置在第一器件至第三器件的安装区域上的反射图案130上。粘合层150可以形成在钝化层115的除了设计在第二驱动电力线PL2上的图案接触区域以外的剩余区域上。在示例中,粘合层150可以由光固化粘合树脂形成。

[0119] 第一发光器件至第三发光器件ED1、ED2、ED3中的每一个粘附至设置在对应器件安装区域中的粘合层150,并且然后固定至像素P的内部中。在这种情况下,第一发光器件至第三发光器件ED1、ED2、ED3中的每一个中的第二部分RP粘附至粘合层150,并且设置在第一发光器件至第三发光器件ED1、ED2、ED3中的每一个的第一部分FP中的第一端子T1和第二端子T2分别面向朝向基板100的方向和其相反方向。

[0120] 具有相对大的厚度的平坦化层170形成在基板100上,同时被配置成覆盖第一发光器件至第三发光器件ED1、ED2、ED3,从而使第一发光器件至第三发光器件ED1、ED2、ED3完全固定。根据本公开内容的一个实施方式的平坦化层170可以由诸如苯并环丁烯或光丙烯酸的有机材料形成。为了便于处理,根据本公开内容的一个实施方式的平坦化层170可以由光丙烯酸形成。

[0121] 平坦化层170包括第一电极接触孔He1、第二电极接触孔He2、第一阳极接触孔至第三阳极接触孔Ha1、Ha2、Ha3、第一阴极接触孔至第三阴极接触孔Hc1、Hc2、Hc3和电源接触孔Hp。

[0122] 第一电极接触孔He1使第一驱动薄膜晶体管Tdr1的漏电极DE中的一些露出。第二电极接触孔He2使第二驱动薄膜晶体管Tdr2的漏电极DE中的一些露出。

[0123] 第一阳极接触孔Ha1使第一发光器件ED1的第一端子T1中的一些露出。第二阳极接触孔Ha2使第二发光器件ED2的第一端子T1中的一些露出。第三阳极接触孔Ha3使第三发光器件ED3的第一端子T1中的一些露出。

[0124] 第一阴极接触孔Hc1使第一发光器件ED1的第二端子T2中的一些露出。第二阴极接触孔Hc2使第二发光器件ED2的第二端子T2中的一些露出。第三阴极接触孔Hc3使第三发光器件ED3的第二端子T2中的一些露出。

[0125] 电源接触孔Hp使设置在第一栅极线GLa与第二栅极线GLb之间的第二驱动电力线PL2中的一些露出。

[0126] 另外地,平坦化层170还可以包括与像素P的上部中的第二驱动电力线PL2中的一些交叠的第一凹槽部分GP1、以及与像素P的下部中的第二驱动电力线PL2中的一些交叠的第二凹槽部分GP2。

[0127] 第一凹槽部分GP1使设置在被预设在像素P的上部中的第二驱动电力线PL2中的一些上的激光修复区域上的钝化层115(或反射图案130)中的一些露出。也就是说,设置有第一凹槽部分GP1以减小第二驱动电力线PL2中的一些与公共连接图案CCP之间的厚度并可能使其最小化,以促进第二驱动电力线PL2中的一些与公共连接图案CCP之间的电连接用于激光修复工艺。

[0128] 第二凹槽部分GP2使设置在被预设在像素P的下部中的第二驱动电力线PL2中的一些上的激光修复区域上的钝化层115(或反射图案130)中的一些露出。也就是说,设置有第

二凹槽部分GP2以减小第二驱动电力线PL2中的一些与公共连接图案CCP之间的厚度并可能使其最小化，以促进第二驱动电力线PL2中的一些与公共连接图案CCP之间的电连接用于激光修复工艺。

[0129] 选择性地，平坦化层170可以包括根据发光器件ED1、ED2、ED3的总高度(或厚度)的下平坦化层和上平坦化层。

[0130] 下平坦化层被配置成具有低于发光器件ED1、ED2、ED3的总高度的高度(或厚度)，使得可以另外地使固定至粘合层150的发光器件ED1、ED2、ED3固定。上平坦化层被配置成具有与下平坦化层的高度(或厚度)相同或比下平坦化层的高度(或厚度)高的高度(或厚度)，使得可以覆盖第一发光器件至第三发光器件ED1、ED2、ED3，从而使第一发光器件至第三发光器件ED1、ED2、ED3完全固定。因此，如果平坦化层包括下平坦化层和上平坦化层，则设置在平坦化层170中的接触孔可以具有双接触孔结构。在双接触孔结构中，接触孔可以在下平坦化层和上平坦化层中形成两次，由此形成在上平坦化层中的第二接触孔可以相对大于形成在下平坦化中的第一接触孔。

[0131] 第一桥电极图案BEP1在平坦化层170上形成为岛状以覆盖第一电极接触孔He1和第一阳极接触孔Ha1，由此第一驱动薄膜晶体管Tdr1的漏电极DE通过使用第一桥电极图案BEP1与第一发光器件ED1的第一端子T1电连接。

[0132] 第二桥电极图案BEP2在平坦化层170上形成为岛状以覆盖第二电极接触孔He2和第二阳极接触孔Ha2，由此第二驱动薄膜晶体管Tdr2的漏电极DE通过使用第二桥电极图案BEP2与第二发光器件ED2的第一端子T1电连接。

[0133] 第三桥电极图案BEP3在平坦化层170上形成为岛状以覆盖第三阴极接触孔Hc3和电源接触孔Hp，由此第二驱动电力线PL2与第三发光器件ED3的第二端子T2电连接。

[0134] 公共连接图案CCP在平坦化层170上形成为Z字形线以顺序地覆盖第一阴极接触孔Hc1、设置在像素P的上部中的第二驱动电力线PL2、第一开关薄膜晶体管Tsw1、第一栅极线GLa、第三阳极接触孔Ha3、第二栅极线GLb、第二开关薄膜晶体管Tsw2、设置在像素P的下部中的第二驱动电力线PL2以及第二阴极接触孔Hc2，由此公共连接图案CCP与第一发光器件ED1的第二端子T2、第二发光器件ED2的第二端子T2和第三发光器件ED3的第一端子T1共同连接。在这种情况下，公共连接图案CCP可以包括设置在平坦化层170上的第一端子连接线TCL1、第一交叠线OL1、第二端子连接线TCL2、第二交叠线OL2和第三端子连接线TCL3。

[0135] 第一端子连接线TCL1经由第一阴极接触孔Hc1与第一发光器件ED1的第二端子T2连接。第一交叠线OL1从第一端子连接线TCL1延伸，并且与设置在像素P的上部中的第二驱动电力线PL2交叠。因为第一交叠线OL1中的一些通过平坦化层170的第一凹槽部分GP1形成在钝化层115(或反射图案130)的露出表面中，所以第一交叠线OL1中的一些可以是第一激光焊接部分LWP1，第一激光焊接部分LWP1在钝化层115(或反射图案130)设置在第一激光焊接部分LWP1与第二驱动电力线PL2之间的条件下相对靠近第二驱动电力线PL2。

[0136] 第二端子连接线TCL2从第一交叠线OL1延伸并且被配置成在平面结构上具有“ㄱ”形状，并且与第一开关薄膜晶体管Tsw1、第一栅极线GLa、第三阳极接触孔Ha3、第二栅极线GLb和第二开关薄膜晶体管Tsw2交叠而没有任何断开，由此第二端子连接线TCL2经由第三阳极接触孔Ha3与第三发光器件ED3的第一端子T1连接。

[0137] 第二交叠线OL2从第二端子连接线TCL2延伸，并且与设置在像素P的下部中的第二

驱动电力线PL2交叠。因为第二交叠线OL2中的一些通过平坦化层170的第二凹槽部分GP2形成在钝化层115(或反射图案130)的露出表面中,所以第二交叠线OL2中的一些可以是第二激光焊接部分LWP2,第二激光焊接部分LWP2在钝化层115(或反射图案130)设置在第二激光焊接部分LWP2与第二驱动电力线PL2之间的条件下相对靠近第二驱动电力线PL2。

[0138] 第三端子连接线TCL3从第一交叠线OL1延伸,并且经由第二阴极接触孔Hc2与第二发光器件ED2的第二端子T2连接。

[0139] 堤图案BNK根据第一发光器件至第三发光器件ED1、ED2、ED3中的每一个中的发光而限定开口区域(或发光区域)。堤图案BNK形成在平坦化层170上,并且被配置成覆盖除了在第一发光器件至第三发光器件ED1、ED2、ED3中的每一个上限定的开口区域以外的剩余区域。例如,堤图案BNK可以形成为包括与在第一发光器件至第三发光器件ED1、ED2、ED3中的每一个上限定的开口区域交叠的开口部分的网状结构或矩阵结构。

[0140] 堤图案BNK可以防止相邻的像素P之间的颜色混合,使得可以降低显示装置的黑色亮度,从而在显示装置中实现真实的黑色。为此,堤图案BNK可以包括遮光材料或吸光材料。例如,堤图案BNK可以是黑矩阵图案。

[0141] 保护层190形成为覆盖第一发光器件至第三发光器件ED1、ED2、ED3中的每一个中的开口区域和堤图案BNK。根据本公开内容的一个实施方式的保护层190可以通过将液体类型的热固化树脂和/或光固化树脂涂覆到基板100的整个上表面上,并且使用热和/或光进行固化处理来获得。在这种情况下,用于保护层190的固化过程可以在将封装基板300接合至涂覆在基板100的上表面上的保护层190的接合工艺之后进行。对于基板100与封装基板300之间的接合工艺,保护层190可以用作能够防止封装基板300被压下的缓冲器。例如,保护层190可以是光学透明粘合剂(OCA)或光学透明树脂(OCR),但不限于这些类型。

[0142] 封装基板300被设置成覆盖除了基板100的焊盘部以外的剩余区域,从而保护布置在基板100上的像素阵列。根据本公开内容的一个实施方式的封装基板300可以包括黑矩阵310。黑矩阵310限定了在布置在基板100中的每个像素P中的开口区域。也就是说,黑矩阵310布置在与除了每个像素P中的开口区域以外的剩余遮光区域交叠的封装基板300上,从而防止相邻开口区域中的颜色的混合。根据本公开内容的一个实施方式的黑矩阵310可以包括:多个第一遮光图案,其被配置成覆盖每个像素P中的多个栅极线GL和像素电路PC;多个第二遮光图案,其被配置成覆盖多个数据线DL和多个驱动电力线PL1、PL2;以及第三遮光图案,其被配置成覆盖封装基板300的周边。本文中,第一遮光图案至第三遮光图案可以布置在同一层中,由此黑矩阵310可以具有网状图案。

[0143] 另外地,封装基板300还可以包括布置在由黑矩阵310限定的开口区域中的光提取层330。光提取层330由透明材料形成,由此光提取层330提取从像素P向外部发射的光,并且还减小布置在封装基板300中的黑矩阵310与开口区域之间的台阶差并可能使其最小化。

[0144] 同时,如果设置在每个像素P中的发光器件ED1、ED2、ED3发射白色光,则封装基板300包括布置在开口区域中的滤色器层而不是光提取层330。在这种情况下,滤色器层可以包括对应于在多个像素P中限定的各种颜色的红色滤色器、绿色滤色器和蓝色滤色器。在从像素P发射的白色光中,滤色器层仅透射其波长对应于从中通过的相应像素的颜色的光。

[0145] 图7示出了根据本公开内容的一个实施方式的发光二极管显示装置中的正常像素的发光。如图7所示,如果像素P中的像素电路PC、第一发光器件ED1和第三发光器件ED3在制

造过程中被正常驱动，并且甚至在制造过程之后也被正常驱动，则像素P中的第一发光器件ED1和第三发光器件ED3根据提供至第一栅极线GLa的栅极信号和提供至数据线DL的数据信号，通过从第一像素电路PC1输出的数据电流而正常发光。如果第一发光器件ED1和第三发光器件ED3被正常驱动，则包括第二像素电路PC2和第二发光器件ED2的第二发光部可以用作未被操作的冗余电路。

[0146] 图8示出了根据本公开内容的一个实施方式的发光二极管显示装置中的修复像素的发光。图9示出了图8中所示的修复像素的修复方法。结合图4，参照图8和图9，如果制造过程中和制造过程之后在像素P的第三发光器件ED3中发生诸如短路或开路状态的驱动缺陷，则由于第三发光器件ED3的驱动缺陷而在像素P上不显示图像。因此，如果在像素P的第三发光器件ED3中发生驱动缺陷，则将激光LL照射到与第二驱动电力线PL2交叠的公共连接图案CCP的第一交叠线OL1和第二交叠线OL2中的至少一个的激光焊接部分LWP1、LWP2上，由此第一交叠线OL1和第二交叠线OL2中的至少一个可以与第二驱动电力线PL2电连接。因此，像素P的第一发光器件ED1根据提供至第一栅极线GLa的栅极信号和提供至数据线DL的数据信号，通过从第一像素电路PC1输出的数据电流而正常发光，并且同时，第二发光器件ED2根据提供至第二栅极线GLb的栅极信号和提供至数据线DL的数据信号，通过从第二像素电路PC2输出的数据电流而正常发光。

[0147] 根据本公开内容，可以提供一种能够修复缺陷像素并提高可靠性和产率的发光二极管显示装置。

[0148] 图10示出了根据本公开内容的一个实施方式的多屏显示装置。参照图10，根据本公开内容的一个实施方式的多屏显示装置10可以包括多个屏幕模块10-1、10-2、10-3和10-4以及壳体30。

[0149] 多个屏幕模块10-1、10-2、10-3和10-4被布置成N×M配置(其中，“N”是2或大于2的整数，并且“M”是2或大于2的整数)，由此多个屏幕模块10-1、10-2、10-3和10-4中的每一个可以显示单独的图像，或者可以在多个屏幕模块10-1、10-2、10-3和10-4上分开显示一个图像。多个屏幕模块10-1、10-2、10-3和10-4中的每一个包括根据本公开内容的实施方式的发光二极管显示装置，如图1至图9所示，由此将省略对相同部分的重复描述。

[0150] 多个屏幕模块10-1、10-2、10-3和10-4中的每一个包括根据本公开内容的实施方式的发光二极管显示装置。根据本公开内容的一个实施方式的多个屏幕模块10-1、10-2、10-3和10-4可以在它们的侧表面处紧密地粘附至彼此，并且可以彼此组合。在这种情况下，相邻的屏幕模块10-1、10-2、10-3和10-4的侧表面可以通过使用粘合剂或双面胶带来组合。

[0151] 壳体30支承多个屏幕模块10-1、10-2、10-3和10-4的后边缘，并且覆盖多个屏幕模块10-1、10-2、10-3和10-4的后表面。根据本公开内容的一个实施方式的壳体30包括：壳体板，其被配置成覆盖多个屏幕模块10-1、10-2、10-3和10-4的后表面；以及壳体侧壁，其被布置成垂直于壳体板并且被配置成支承多个屏幕模块10-1、10-2、10-3和10-4的后边缘。

[0152] 壳体板可以形成为被配置成覆盖多个屏幕模块10-1、10-2、10-3和10-4的整个后表面的单个主体，或者可以设置有与多个屏幕模块10-1、10-2、10-3和10-4的相应后表面交叠的多个分隔板。

[0153] 壳体侧壁垂直地设置在与多个屏幕模块10-1、10-2、10-3和10-4的后边缘交叠的壳体板的上表面上，并且被配置成单独支承多个屏幕模块10-1、10-2、10-3和10-4的后边

缘。在这种情况下，壳体侧壁可以通过使用诸如弹性构件、泡沫垫或双面胶带的支承构件来支承多个屏幕模块10-1、10-2、10-3和10-4的后边缘。

[0154] 根据本公开内容的实施方式的包括由发光二极管显示装置形成的屏幕模块的多屏显示装置使得在大尺寸屏幕上显示的图像中能够进行沉浸式改善，并且实现尺寸扩展性。

[0155] 可以如下对根据本公开内容的发光二极管显示装置进行说明。

[0156] 根据本公开内容的实施方式，一种发光二极管显示装置包括设置在基板上并且被配置成显示图像的像素，其中，该像素包括：第一发光部，其被配置成与沿第一方向设置的第一栅极线、沿垂直于第一方向的第二方向设置的数据线和平行于数据线的第一驱动电力线连接；第二发光部，其被配置成与平行于第一栅极线的第二栅极线、数据线和第一驱动电力线连接；公共连接图案，其被配置成与第一发光部和第二发光部共同连接；以及第三发光部，其被配置成连接在第二驱动电力线与公共连接图案之间。其中，公共连接图案中的一些可以与第二驱动电力线交叠。

[0157] 根据本公开内容的一个或更多个实施方式，第三发光部可以设置在第一栅极线与第二栅极线之间。

[0158] 根据本公开内容的一个或更多个实施方式，第一发光部可以包括：第一像素电路，其被配置成与第一栅极线、数据线和第一驱动电力线连接；以及第一发光器件，其包括与第一像素电路连接的第一端子和与公共连接图案连接的第二端子。

[0159] 根据本公开内容的一个或更多个实施方式，第二发光部可以包括：第二像素电路，其被配置成与第二栅极线、数据线和第一驱动电力线连接；以及第二发光器件，其包括与第二像素电路连接的第一端子和与公共连接图案连接的第二端子。

[0160] 根据本公开内容的一个或更多个实施方式，第三发光部可以包括：第三发光器件，其包括与公共连接图案连接的第一端子和与第二驱动电力线连接的第二端子。

[0161] 根据本公开内容的一个或更多个实施方式，像素还可以包括：第一桥电极图案，其被配置成将第一像素电路与第一发光器件的第一端子连接；第二桥电极图案，其被配置成将第二像素电路与第二发光器件的第一端子连接；以及第三桥电极图案，其被配置成将第三发光器件的第二端子与第二驱动电力线连接，其中，除了公共连接图案中的一些以外的剩余区域可以绕第三桥电极图案绕行。

[0162] 根据本公开内容的实施方式，一种发光二极管显示装置包括设置在基板上并且被配置成显示图像的像素，其中，该像素包括：像素电路，其被配置成与数据线、垂直于数据线的第一栅极线和第二栅极线以及平行于数据线的第一驱动电力线连接；第一发光器件和第二发光器件，所述第一发光器件和所述第二发光器件与像素电路连接；公共连接图案，其与第一发光器件和第二发光器件共同连接；以及第三发光器件，其连接在第二驱动电力线与公共连接图案之间，其中，第一发光器件和第二发光器件中的至少一个可以经由公共连接图案与第二驱动电力线连接。

[0163] 根据本公开内容的一个或更多个实施方式，第三发光器件可以设置在第一栅极线与第二栅极线之间。

[0164] 根据本公开内容的一个或更多个实施方式，公共连接图案中的一些可以通过激光修复工艺与第二驱动电力线电连接。

[0165] 根据本公开内容的一个或更多个实施方式，第三发光器件可以设置在第一发光器件与第二发光器件之间，并且第一发光器件、第二发光器件和第三发光器件可以沿第二方向设置成直线。

[0166] 根据本公开内容的一个或更多个实施方式，第三发光器件可以设置在第一发光器件与第二发光器件之间，并且第三发光器件与第一发光器件之间的第一距离可以与第三发光器件与第二发光器件之间的第二距离相同。

[0167] 根据本公开内容的一个或更多个实施方式，公共连接图案可以包括：第一端子连接线，其与第一发光器件的第二端子连接；第一交叠线，其被配置成从第一端子连接线延伸并且与第二驱动电力线交叠；第二端子连接线，其被配置成从第一交叠线延伸并且与第三发光器件的第一端子连接；第二交叠线，其被配置成从第二端子连接线延伸并且与第二驱动电力线交叠；以及第三端子连接线，其被配置成从第二交叠线延伸并且与第二发光器件的第二端子连接。

[0168] 根据本公开内容的一个或更多个实施方式，第一交叠线和第二交叠线中的至少一个可以通过激光修复工艺与第二驱动电力线电连接。

[0169] 根据本公开内容的一个或更多个实施方式，发光二极管显示装置还可以包括：钝化层，其被配置成覆盖第二驱动电力线；以及平坦化层，其被配置成覆盖第一发光器件至第三发光器件并且具有布置在第一交叠线和第二交叠线中的每一个的一些与第二驱动电力线之间的凹槽部分，其中，第一交叠线和第二交叠线中的每一个的一些可以设置在平坦化层的凹槽部分中，并且在钝化层插入在第一交叠线和第二交叠线中的每一个的一些与第二驱动电力线之间的条件下，可以与第二驱动电力线交叠。

[0170] 根据本公开内容的一个或更多个实施方式，第一发光器件、第二发光器件和第三发光器件中的每一个可以由微发光二极管芯片形成。

[0171] 根据本公开内容的一个或更多个实施方式，像素还可以包括设置在第一发光器件、第二发光器件和第三发光器件中的每一个与基板之间的反射图案。

[0172] 根据本公开内容的一个或更多个实施方式，发光二极管显示装置还可以包括：钝化层，其被配置成覆盖第二驱动电力线；以及平坦化层，其被配置成覆盖第一发光器件至第三发光器件并且具有布置在第一交叠线和第二交叠线中的每一个中的一些与第二驱动电力线之间的凹槽部分，其中，第一交叠线和第二交叠线中的每一个的一些可以设置在平坦化层的凹槽部分中，并且在钝化层插入在第一交叠线和第二交叠线中的每一个的一些与第二驱动电力线之间的条件下与第二驱动电力线交叠，并且反射图案可以另外地设置在第一交叠线和第二交叠中的每一个中的一些与钝化层之间。

[0173] 根据本公开内容的一个或更多个实施方式，像素还可以包括设置在反射图案与第一发光器件、第二发光器件和第三发光器件中的每一个之间的粘合层。

[0174] 根据本公开内容的实施方式，多屏显示装置包括多个屏幕模块，所述多个屏幕模块在它们的侧表面处紧密地粘附至彼此，其中，多个屏幕模块中的每一个包括发光二极管显示装置，其中，发光二极管显示装置包括设置在基板上并且被配置成显示图像的像素，其中，该像素包括：像素电路，其与数据线、垂直于数据线的第一栅极线和第二栅极线以及平行于数据线的第一驱动电力线连接；第一发光器件和第二发光器件，所述第一发光器件和所述第二发光器件与像素电路连接；公共连接图案，其与第一发光器件和第二发光器件共

同连接;以及第三发光器件,其连接在第二驱动电力线与公共连接图案之间,其中,公共连接图案中的一些可以与第二驱动电力线交叠。

[0175] 根据本公开内容的一个实施方式,公共连接图案中的一些可以通过激光修复工艺与第二驱动电力线电连接。

[0176] 本公开内容的上述特征、结构和效果包括在本公开内容的至少一个实施方式中,但不仅限于一个实施方式。此外,本公开内容的至少一个实施方式中描述的特征、结构和效果可以由本领域技术人员通过对其他实施方式进行组合或修改来实现。因此,与组合和修改相关联的内容应被解释为在本公开内容的范围内。

[0177] 对于本领域技术人员将明显的是,上述本公开内容不限于上述实施方式和附图,并且在不脱离本公开内容的精神或范围的情况下,可以在本公开内容中进行各种替换、修改和变型。因此,本公开内容的范围由所附权利要求限定,并且旨在从权利要求的含义、范围和等同概念衍生的所有变型或修改都落入本公开内容的范围内。

[0178] 可以对上述各种实施方式进行组合以提供另外的实施方式。本说明书中提及的所有美国专利、美国专利申请公开、美国专利申请、外国专利、外国专利申请和非专利公开均通过引用整体并入本文。如果需要采用各种专利、申请和公开的构思来提供另外的实施方式,则可以修改实施方式的各方面。

[0179] 根据以上详细描述,可以对实施方式进行这些和其他改变。通常,在所附权利要求中,所使用的术语不应被解释为将权利要求限制于说明书中公开的具体实施方式和权利要求,而是应被解释为包括所有可能的实施方式连同这样的权利要求所属于的等同内容的全部范围。因此,权利要求不受本公开内容的限制。

[0180] 对于本领域技术人员将明显的是,在不脱离本公开内容的精神或范围的情况下,可以在本公开内容中进行各种修改和变型。因此,本公开内容旨在覆盖本公开内容的修改和变型,只要它们落入所附权利要求及其等同内容的范围内即可。

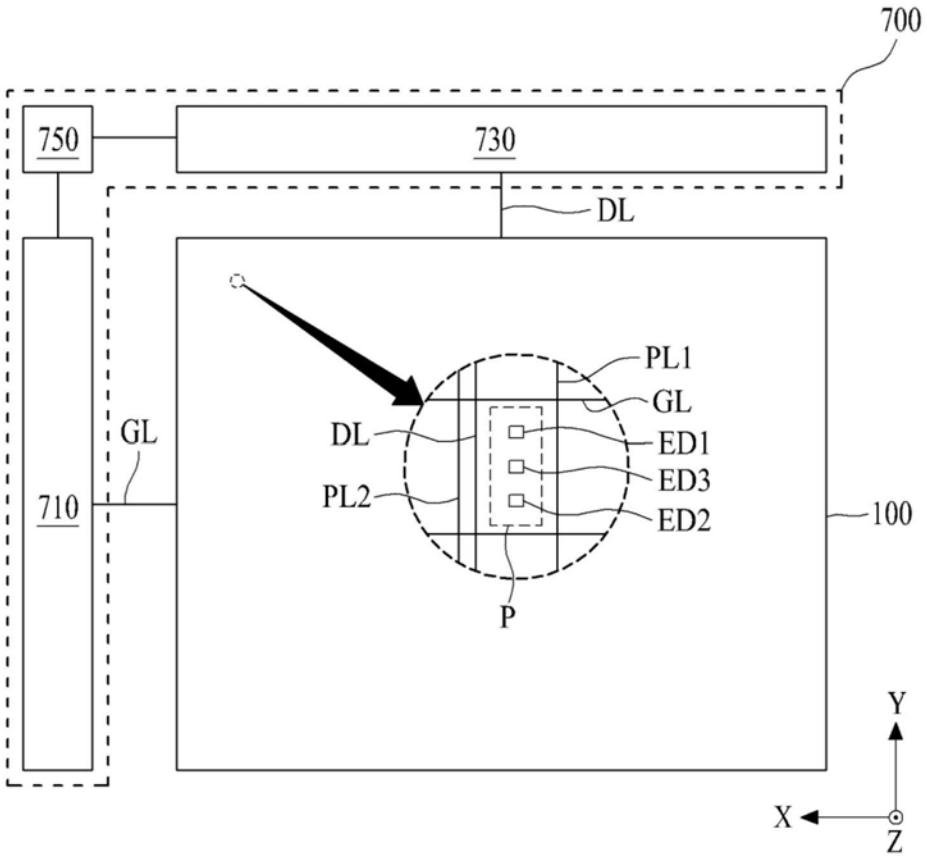


图1

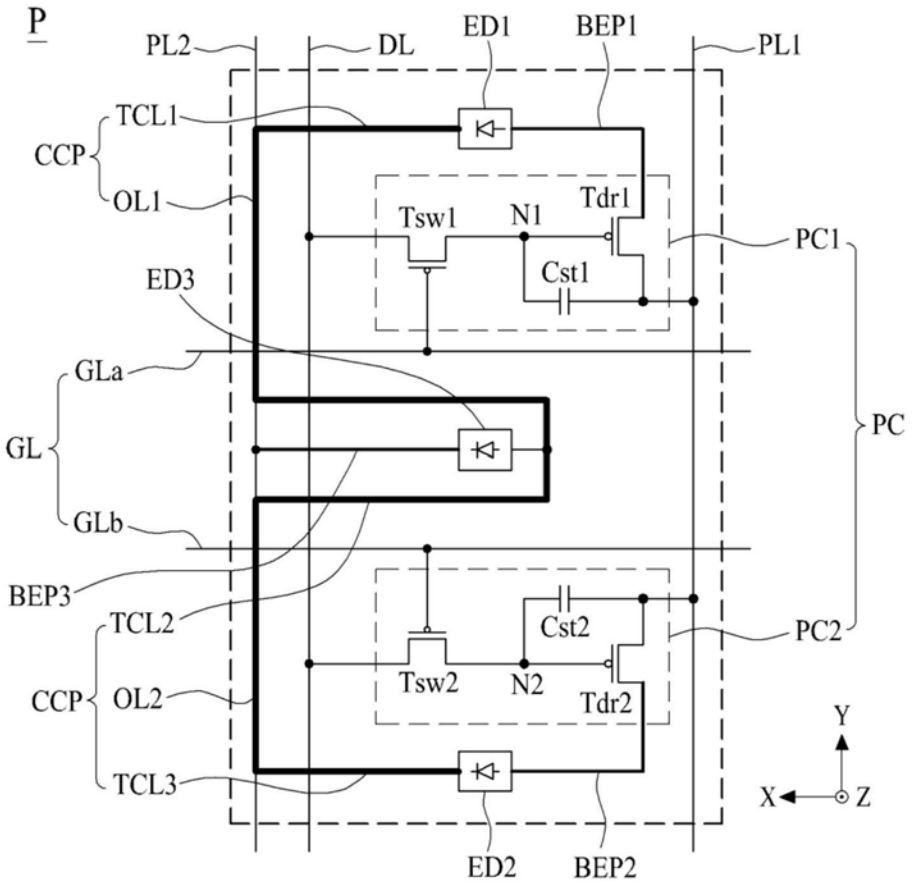

P
PL2
DL
ED1
BEP1
PL1
TCL1
CCP
OL1
Tsw1
N1
Tdr1
PC1
Cst1
ED3
GLa
GL
GLb
PC
BEP3
TCL2
Cst2
PC2
Tsw2
N2
Tdr2
CCP
OL2
TCL3
Y
X
Z
ED2
BEP2

图2

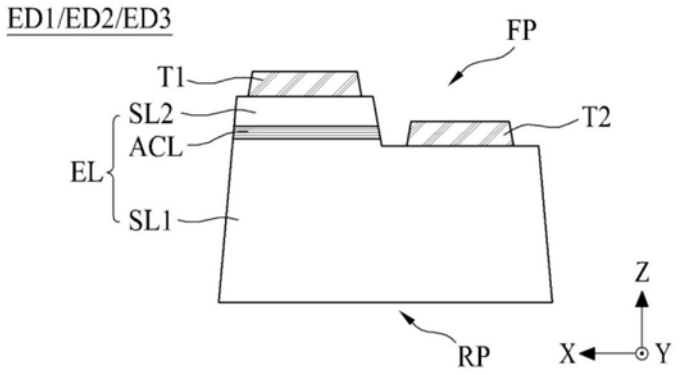

ED1/ED2/ED3
FP
T1
SL2
T2
ACL
EL
SL1
Z
RP
X
Y

图3

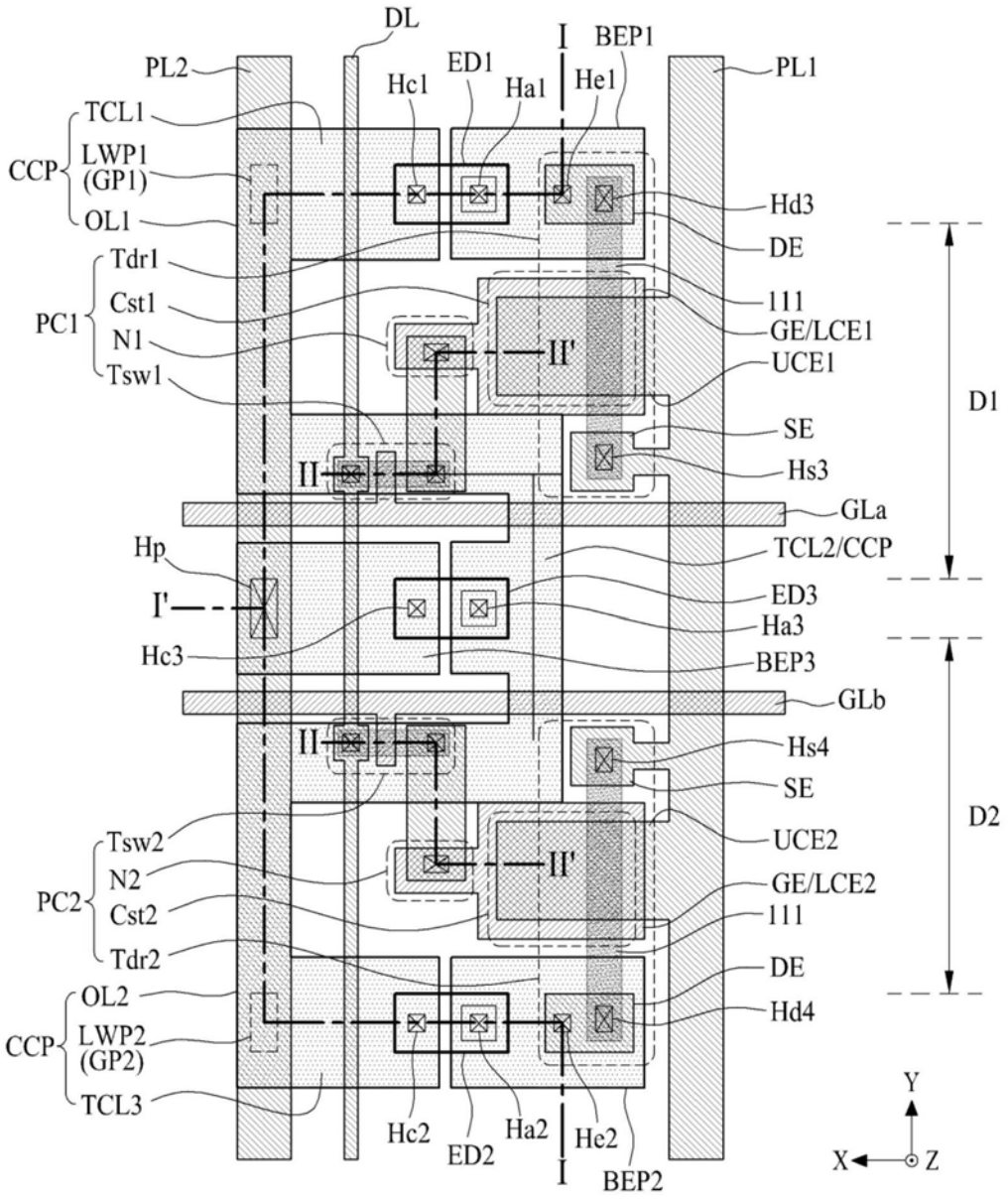

DL
PL2
PL1
I
BEP1
ED1
Hc1
Ha1
He1
TCL1
CCP
LWP1
(GP1)
OL1
Hd3
DE
Tdr1
PC1
Cst1
N1
Tsw1
111
GE/LCE1
UCE1
II'
II
SE
Hs3
GLa
D1
Hp
I'
TCL2/CCP
ED3
Ha3
Hc3
BEP3
GLb
Hs4
SE
UCE2
Tsw2
N2
PC2
Cst2
Tdr2
GE/LCE2
111
DE
Hd4
OL2
CCP
LWP2
(GP2)
TCL3
Hc2
ED2
Ha2
He2
BEP2
D2
Y
X
Z

图4

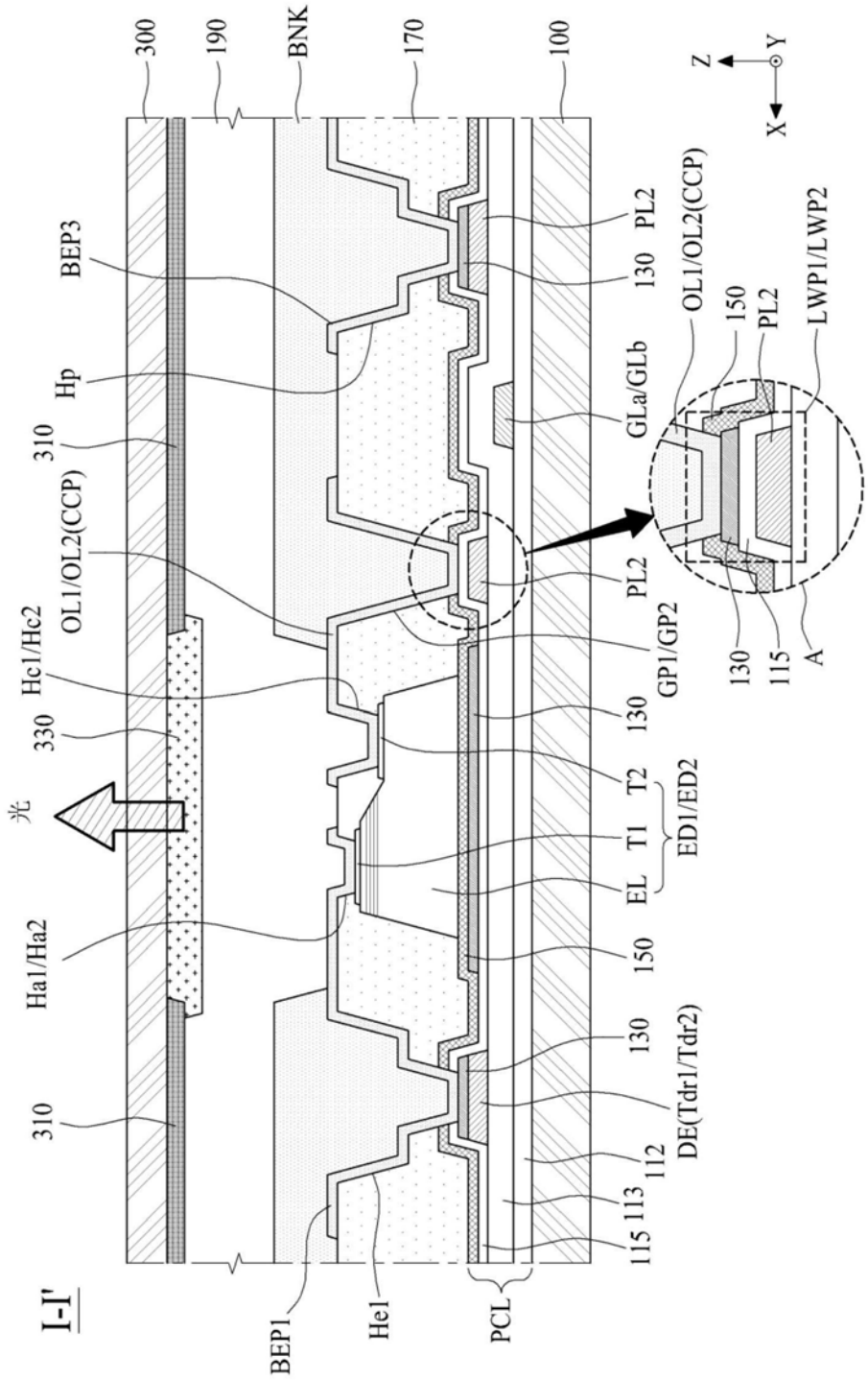

300
190
BNK
170
100
Z
Y
X
BEP3
Hp
310
OL1/OL2(CCP)
Hc1/Hc2
330
光
Ha1/Ha2
310
I-I'
BEP1
He1
PCL
PL2
130
GLa/GLb
OL1/OL2(CCP)
150
PL2
LWP1/LWP2
PL2
GP1/GP2
130
T2
T1
EL
ED1/ED2
150
130
DE(Tdr1/Tdr2)
112
113
115
130
115
A

图5

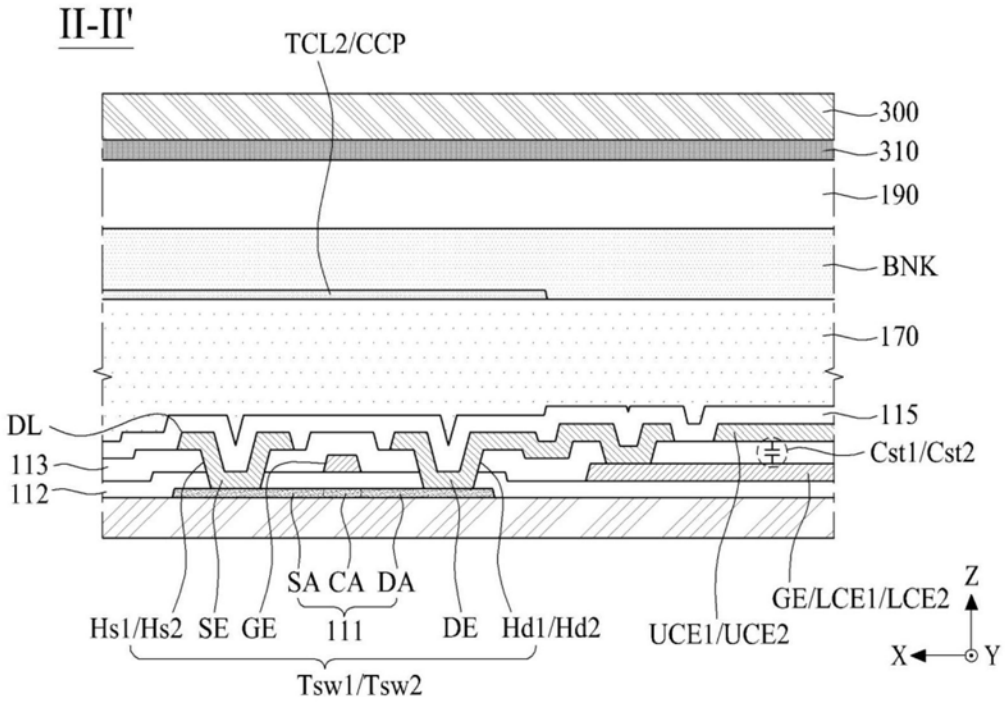

II-II'
TCL2/CCP
300
310
190
BNK
170
115
DL
113
112
Cst1/Cst2
SA CA DA
Hs1/Hs2 SE GE 111 DE Hd1/Hd2
UCE1/UCE2
GE/LCE1/LCE2
Tsw1/Tsw2
Z
X
Y

图6

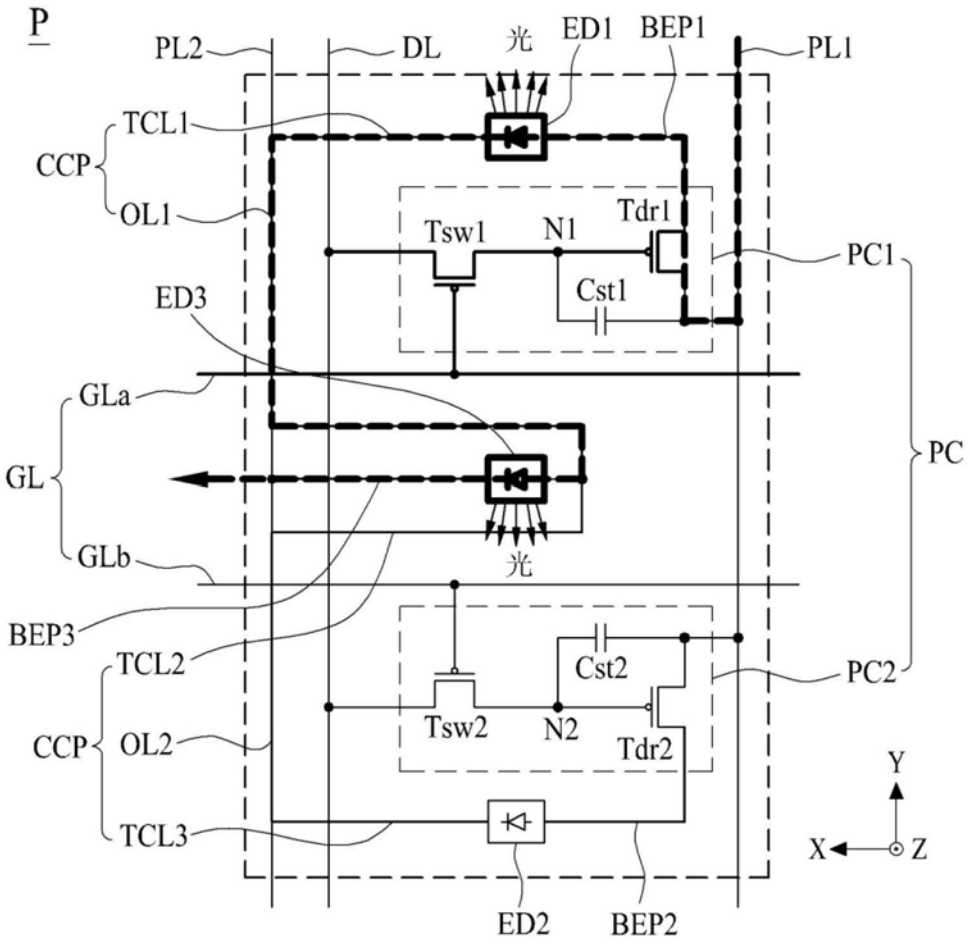

P
PL2
DL
光
ED1
BEP1
PL1
TCL1
CCP
OL1
Tsw1
N1
Tdr1
PC1
Cst1
ED3
GLa
GL
GLb
PC
光
BEP3
TCL2
Cst2
PC2
CCP
OL2
Tsw2
N2
Tdr2
Y
X
Z
TCL3
ED2
BEP2

图7

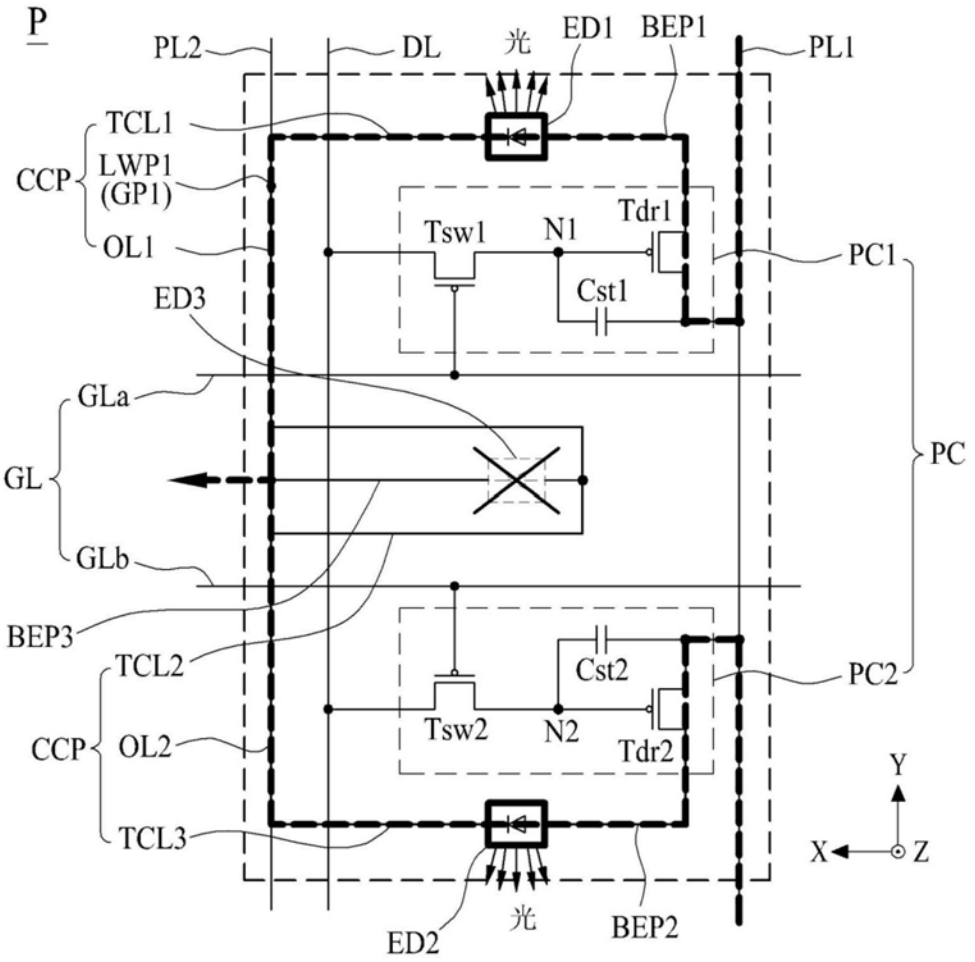

P
PL2
DL
光
ED1
BEP1
PL1
TCL1
CCP
LWP1
(GP1)
OL1
Tsw1
N1
Tdr1
PC1
Cst1
ED3
GLa
GL
GLb
PC
BEP3
TCL2
Cst2
PC2
Tsw2
N2
Tdr2
CCP
OL2
TCL3
Y
X
Z
ED2
光
BEP2

图8

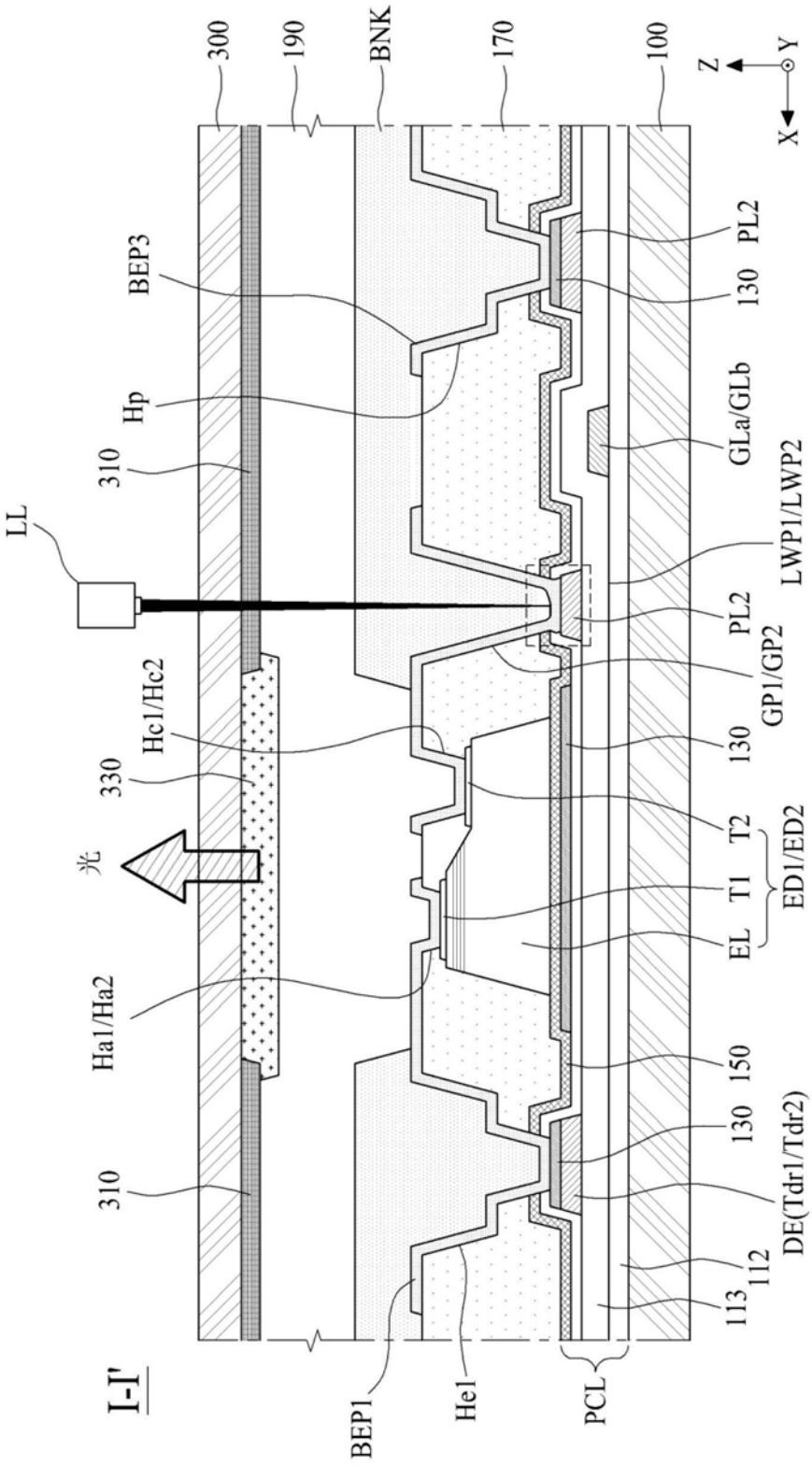

300
190
BNK
170
100
Z
Y
X
BEP3
Hp
310
LL
Hc1/Hc2
330
光
Ha1/Ha2
310
I-I'
BEP1
He1
PCL
113
112
DE(Tdr1/Tdr2)
130
150
130
EL
T1
T2
ED1/ED2
130
GP1/GP2
PL2
LWP1/LWP2
GLa/GLb
130
PL2

图9

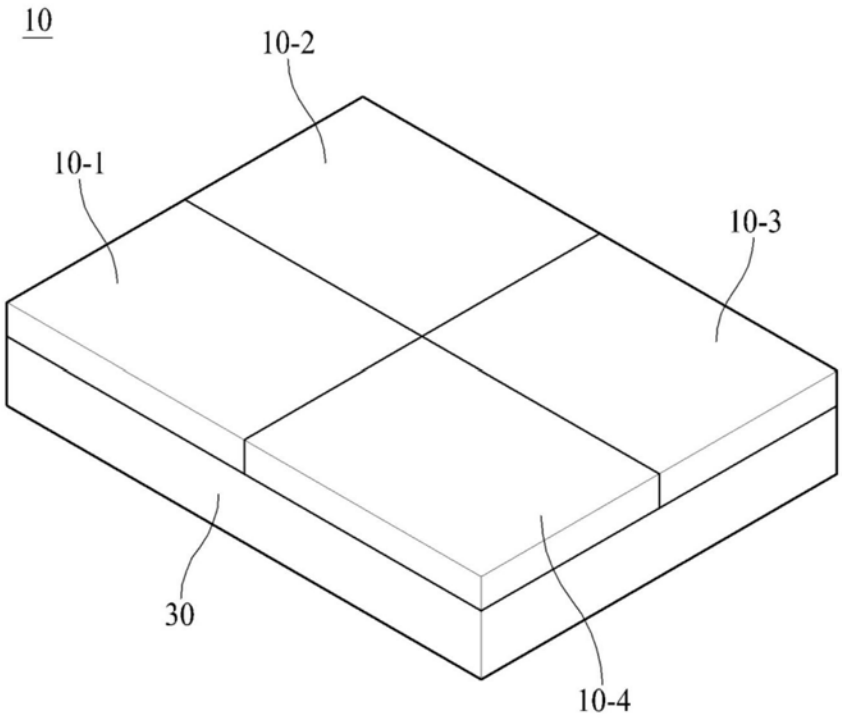
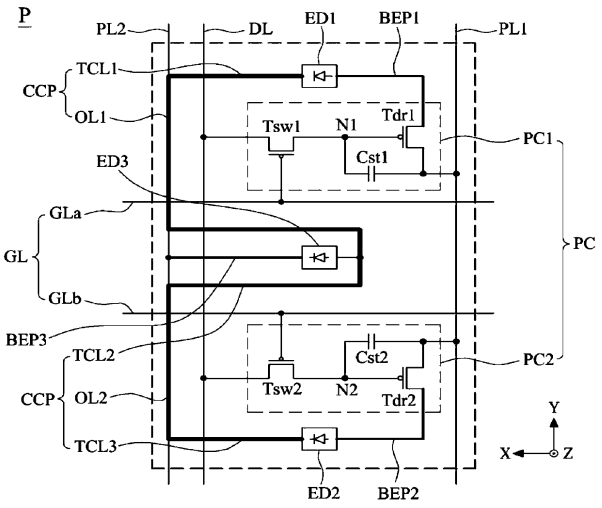


图10

专利名称(译)	发光二极管显示装置		
公开(公告)号	CN111402745A	公开(公告)日	2020-07-10
申请号	CN201911293086.0	申请日	2019-12-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	孙眩镐		
发明人	孙眩镐		
IPC分类号	G09F9/33 G09G3/32		
CPC分类号	H01L25/0753 H01L25/167 H01L33/52 H01L33/62		
代理人(译)	王萍 李彦丽		
优先权	1020180173389 2018-12-31 KR		
外部链接	Espacenet SIPO		

摘要(译)

本公开涉及一种发光二极管显示装置。发光二极管显示装置包括设置在基板上并且被配置成显示图像的像素。该像素包括：第一发光部，其被配置成与沿第一方向设置的第一栅极线、沿垂直于第一方向的第二方向设置的数据线和平行于数据线的第一驱动电力线连接；第二发光部，其被配置成与平行于第一栅极线的第二栅极线、数据线和第一驱动电力线连接；公共连接图案，其被配置成与第一发光部和第二发光部共同连接；以及第三发光部，其被配置成连接在第二驱动电力线与公共连接图案之间。公共连接图案中的一些被配置成与第二驱动电力线交叠。